



**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(11) 공개번호 10-2014-0108228  
 (43) 공개일자 2014년09월05일

- (51) 국제특허분류(Int. Cl.)  
*H01L 33/00* (2010.01) *H01L 21/677* (2006.01)  
*H05K 13/04* (2006.01)
- (21) 출원번호 10-2014-7016754
- (22) 출원일자(국제) 2012년11월08일  
 심사청구일자 2014년06월18일
- (85) 번역문제출일자 2014년06월18일
- (86) 국제출원번호 PCT/US2012/064234
- (87) 국제공개번호 WO 2013/074376  
 국제공개일자 2013년05월23일
- (30) 우선권주장  
 13/372,222 2012년02월13일 미국(US)  
 (뒷면에 계속)

- (71) 출원인  
**릭스뷰 테크놀로지 코포레이션**  
 미합중국, 캘리포니아 95054, 산타 클라라, 와이어트 드라이브 1705
- (72) 발명자  
**비블, 안드레아스**  
 미국 95054 캘리포니아주 산타 클라라 와이어트 드라이브 1705  
**히긴슨, 존 에이.**  
 미국 95054 캘리포니아주 산타 클라라 와이어트 드라이브 1705  
 (뒷면에 계속)
- (74) 대리인  
**양영준, 백만기, 정은진**

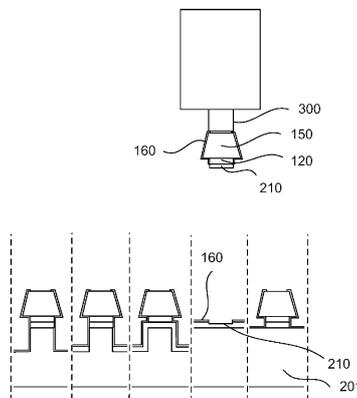
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **발광 다이오드를 이송하는 방법**

**(57) 요약**

마이크로 발광 다이오드(LED) 및 수용 기판(receiving substrate)으로의 이송을 위한 마이크로 LED들의 어레이를 형성하는 방법이 설명되어 있다. 마이크로 LED 구조체는 마이크로 p-n 다이오드 및 금속화 층을 포함할 수 있고, 이때 금속화 층은 마이크로 p-n 다이오드와 접합 층 사이에 있다. 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드의 측벽들에 걸쳐 이어질 수 있다. 마이크로 LED 구조체 및 마이크로 LED 어레이는 픽업되어 수용 기판으로 이송될 수 있다.

**대표도** - 도14



(72) 발명자	(30) 우선권주장
<b>로우, 홍-파이 스티븐</b>	13/372,245 2012년02월13일 미국(US)
미국 95054 캘리포니아주 산타 클라라 와이어트 드	13/372,258 2012년02월13일 미국(US)
라이브 1705	61/561,706 2011년11월18일 미국(US)
<b>후, 신-후아</b>	61/594,919 2012년02월03일 미국(US)
미국 95054 캘리포니아주 산타 클라라 와이어트 드	
라이브 1705	

---

## 특허청구의 범위

### 청구항 1

마이크로 LED(micro LED)를 수용 기판(receiving substrate)으로 이송하는 방법으로서,  
 마이크로 LED 구조체들의 어레이가 상부에 배치된 캐리어 기판 위에 이송 헤드(transfer head)를 위치시키는 단계 - 각 마이크로 LED 구조체는,  
 마이크로 p-n 다이오드; 및  
 금속화 층  
 을 포함하고, 상기 금속화 층은 상기 캐리어 기판 상의 접합 층과 상기 마이크로 p-n 다이오드 사이에 있음 -;  
 상기 마이크로 LED 구조체들 중 적어도 하나에 대한 상기 접합 층에서 상 변화(phase change)를 생성하기 위한 작업을 수행하는 단계;  
 상기 마이크로 LED 구조체들 중 하나에 대한 상기 마이크로 p-n 다이오드 및 상기 금속화 층을 상기 이송 헤드에 의해 픽업(pick up)하는 단계; 및  
 상기 마이크로 LED 구조체에 대한 상기 마이크로 p-n 다이오드 및 상기 금속화 층을 수용 기판 상에 배치하는 단계를 포함하는, 방법.

### 청구항 2

제1항에 있어서, 상기 마이크로 LED 구조체는 상기 마이크로 p-n 다이오드의 측면들에 걸쳐 이어지는(span) 컨포멀(conformal) 유전체 장벽 층을 추가로 포함하고, 상기 방법은,  
 상기 마이크로 LED 구조체에 대한 상기 마이크로 p-n 다이오드, 상기 금속화 층 및 상기 컨포멀 유전체 장벽 층의 일부분을 상기 이송 헤드에 의해 픽업하는 단계;  
 상기 마이크로 LED 구조체에 대한 상기 마이크로 p-n 다이오드, 상기 금속화 층 및 상기 컨포멀 유전체 장벽 층의 상기 부분을 상기 수용 기판 상에 배치하는 단계를 추가로 포함하는, 방법.

### 청구항 3

제1항에 있어서, 상기 작업은 상기 접합 층의 액상선 온도(liquidus temperature)를 초과하여 상기 접합 층을 가열하는 것 및 상기 접합 층의 결정 상(crystal phase)을 변경하는 것으로 구성되는 균으로부터 선택되는, 방법.

### 청구항 4

제1항에 있어서, 상기 작업은 상기 접합 층의 액상선 온도를 초과하여 상기 접합 층을 가열하는 것을 포함하는, 방법.

### 청구항 5

제4항에 있어서, 상기 접합 층의 상기 액상선 온도는 350℃ 미만인, 방법.

### 청구항 6

제5항에 있어서, 상기 접합 층은 인듐을 포함하는, 방법.

### 청구항 7

제5항에 있어서, 상기 접합 층은 주석을 포함하는, 방법.

**청구항 8**

제2항에 있어서, 상기 마이크로 p-n 다이오드는 상부 표면, 저부 표면 및 테이퍼형(tapered) 측벽들을 포함하는, 방법.

**청구항 9**

제8항에 있어서, 상기 저부 표면은 상기 상부 표면보다 넓은, 방법.

**청구항 10**

제8항에 있어서, 상기 컨포멀 유전체 장벽 층은 상기 p-n 다이오드의 상기 저부 표면의 일부분에 걸쳐 이어지는, 방법.

**청구항 11**

제10항에 있어서, 상기 컨포멀 유전체 장벽 층은 상기 금속화 층의 측벽들에 걸쳐 이어지는, 방법.

**청구항 12**

제11항에 있어서, 상기 컨포멀 유전체 장벽 층은 상기 금속화 층에 인접한 상기 접합 층의 일부분을 가로질러 걸쳐 이어지는, 방법.

**청구항 13**

제12항에 있어서, 상기 컨포멀 유전체 장벽 층을 클리빙(cleave)하는 단계를 추가로 포함하는, 방법.

**청구항 14**

제13항에 있어서, 상기 컨포멀 유전체 장벽 층을 클리빙하는 단계는 상기 이송 헤드로부터 상기 컨포멀 유전체 장벽 층으로 압력을 전달하는 단계를 포함하는, 방법.

**청구항 15**

제13항에 있어서, 상기 컨포멀 유전체 장벽 층을 클리빙하는 단계는 상기 접합 층의 액상선 온도를 초과하여 상기 접합 층을 가열하는 단계를 포함하는, 방법.

**청구항 16**

제15항에 있어서, 상기 접합 층의 상기 액상선 온도는 350°C 미만인, 방법.

**청구항 17**

제16항에 있어서, 상기 접합 층은 인듐을 포함하는, 방법.

**청구항 18**

제16항에 있어서, 상기 접합 층은 주석을 포함하는, 방법.

**청구항 19**

제1항에 있어서, 상기 이송은 진공 원리에 따라 상기 마이크로 LED 구조체 상에 픽업 압력을 가하는, 방법.

**청구항 20**

제1항에 있어서, 상기 이송은 정전기 원리에 따라 상기 마이크로 LED 구조체 상에 픽업 압력을 가하는, 방법.

**명세서**

**기술분야**

**관련 출원**

[0001]

[0002] 본 출원은 그 전문이 본 명세서에 참조로서 편입되는, 2011년 11월 18일에 출원된 미국 가특허 출원 제 61/561,706호 및 2012년 2월 3일에 출원된 미국 가특허 출원 제61/594,919호에 대해 우선권의 이익을 주장한다.

[0003] 기술분야

[0004] 본 발명은 마이크로 반도체 소자들에 관한 것이다. 본 발명의 더욱 상세한 실시예들은 상이한 기관으로 이송하기 위한 발광 다이오드(LED)와 같은 마이크로 소자들의 어레이를 형성하는 방법에 관한 것이다.

**배경 기술**

[0005] 질화갈륨(GaN)에 기반하는 발광 다이오드(LED)가 향후 고효율 조명 용도에 사용되어 백열 및 형광 조명 램프를 대체할 것으로 예상된다. 현재 GaN계 LED 소자들은 이질 기관 재료(foreign substrate material) 상에서 헤테로에피택셜 성장 기법들에 의해 제조된다. 통상적인 웨이퍼 레벨 LED 소자 구조체는 사파이어 성장 기관 위에 형성된 하부 n-도핑된 GaN 층, 단일 양자 우물(single quantum well, SQW)이나 다중 양자 우물(multiple quantum well, MQW), 및 상부 p-도핑된 GaN 층을 포함할 수 있다.

[0006] 일 구현예에서, 웨이퍼 레벨 LED 소자 구조체는 상부 p-도핑된 GaN 층, 양자 우물 층을 거쳐, n-도핑된 GaN 층으로 에칭함으로써 사파이어 성장 기관 상에 메사(mesa)들의 어레이로 패터닝된다. 상부 p-전극은 메사들의 어레이의 상부 p-도핑된 GaN 표면들 상에 형성되며, n-전극은 메사들의 어레이와 접촉하는 n-도핑된 GaN 층의 일부분 상에 형성된다. 메사 LED 소자들은 최종 제품에서 사파이어 성장 기관 상에 남는다.

[0007] 다른 구현예에서, 웨이퍼 레벨 LED 소자 구조체는 성장 기관으로부터 실리콘(silicon)과 같은 억셉터(acceptor) 기관으로 이송되고, 이는 GaN/사파이어 복합 구조체보다 개별 칩들을 형성하기 위해 더욱 용이하게 다이싱되는 이점을 갖는다. 이러한 구현예에서, 웨이퍼 레벨 LED 소자 구조체는 영구적인 접합 층에 의해 억셉터(실리콘) 기관에 영구적으로 접합된다. 예를 들어, 메사들의 어레이의 p-도핑된 GaN 표면 상에 형성된 p-전극은 영구적인 접합 층에 의해 억셉터(실리콘) 기관에 접합될 수 있다. 이어서, 사파이어 성장 기관은 제거되어 뒤집힌 웨이퍼 레벨 LED 소자 구조체를 노출시키고, 이는 이어서 씨닝(thinning)되어 메사들의 어레이를 노출시킨다. 이어서, n-콘택들은 노출된 n-도핑된 GaN으로 형성되고, p-콘택들은 p-전극과 전기 접촉하는 실리콘 표면 상에 형성된다. 메사 LED 소자들은 최종 제품에서 억셉터 기관 상에 남는다. GaN/실리콘 복합물은 또한 다이싱되어 개개의 칩들을 형성할 수 있다.

**발명의 내용**

[0008] 마이크로 발광 다이오드(LED) 및 수용 기관(receiving substrate)으로의 이송을 위한 마이크로 LED들의 어레이를 형성하는 방법이 설명되어 있다. 예를 들어, 수용 기관은, 디스플레이 기관, 조명 기관, 트랜지스터 또는 집적 회로(IC)와 같은 기능 소자를 갖춘 기관, 또는 금속 재분배선(redistribution line)을 갖춘 기관일 수 있지만, 이에 한정되지 않는다. 일 실시예에서, 마이크로 LED 구조체는, 마이크로 p-n 다이오드 및 금속화 층(metallization layer)을 포함하고, 이때 금속화 층은 기관 상에 형성된 접합 층과 마이크로 p-n 다이오드 사이에 있다. 금속화 층은 하나 이상의 층을 포함할 수 있다. 예를 들어, 금속화 층은 전극 층, 및 전극 층과 접합 층 사이의 장벽 층을 포함할 수 있다. 마이크로 p-n 다이오드 및 금속화 층은 상부 표면, 저부 표면 및 측벽들을 각각 가질 수 있다. 일 실시예에서, 마이크로 p-n 다이오드의 저부 표면은 마이크로 p-n 다이오드의 상부 표면보다 넓고, 측벽들은 상부에서 하부로 바깥쪽으로 테이퍼진다(tapered). 마이크로 p-n 다이오드의 상부 표면은 또한 p-n 다이오드의 저부 표면보다 넓거나, 대략 동일한 폭일 수 있다. 일 실시예에서, 마이크로 p-n 다이오드의 저부 표면은 금속화 층의 상부 표면보다 넓다. 마이크로 p-n 다이오드의 저부 표면은 또한 금속화 층의 상부 표면보다 넓거나, 금속화 층의 상부 표면과 대략 동일한 폭일 수 있다.

[0009] 컨포멀(conformal) 유전체 장벽 층은 마이크로 p-n 다이오드 및 기타 노출된 표면들 위에 선택적으로 형성될 수 있다. 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드, 금속화 층 및 선택적으로 접합 층보다 얇을 수 있어, 컨포멀 유전체 장벽 층은 그 위에 형성된 토포그래피(topography)의 아웃라인을 형성하게 된다. 일 실시예에서, 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드의 측벽들에 걸쳐 이어지고, 마이크로 p-n 다이오드 내의 양자 우물 층을 덮을 수 있다. 컨포멀 유전체 장벽 층은 또한 마이크로 p-n 다이오드의 저부 표면에 부분적으로 걸쳐 이어지고 금속화 층의 측벽들에 걸쳐 이어질 수 있다. 일부 실시예에서, 컨포멀 유전체 장벽 층은 또한 패터닝된 접합 층의 측벽들에 걸쳐 이어진다. 접촉 개구(contact opening)가 컨포멀 유전체 장벽 내에 형성되어 마이크로 p-n 다이오드의 상부 표면을 노출시킬 수 있다. 접촉 개구는 마이크로 p-n 다이오드의 상부 표면보다 넓은 폭을 갖거나, 그보다 좁은 폭을 갖거나, 또는 그와 대략 동일한 폭인 폭을 가질 수 있다.

일 실시예에서, 접촉 개구는 마이크로 p-n 다이오드의 상부 표면의 폭보다 좁은 폭을 가지며, 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드의 상부 표면의 에지들 주위에 립(lip)을 형성한다.

[0010] 일부 실시예에서, 접합 층은 대략 350°C 미만의, 또는 더욱 상세하게는 대략 200°C 미만의 액상선 온도(liquidus temperature) 또는 용융 온도(melting temperature)를 갖는 재료로 형성될 수 있다. 예를 들어, 접합 층은 인듐, 주석, 또는 폴리에틸렌 또는 폴리프로필렌과 같은 열가소성 중합체를 포함할 수 있다. 접합 층은 기판에 걸쳐서 측방향으로 연속적일 수 있거나, 또한 측방향으로 분리된 위치(laterally separate location)들로 형성될 수 있다. 예를 들어, 측방향으로 분리된 위치의 접합 층은 마이크로 p-n 다이오드의 저부 표면 또는 금속화 층보다 좁은 폭을 갖거나 그와 대략 동일한 폭인 폭을 가질 수 있다.

[0011] 일 실시예에서, 마이크로 LED 어레이는 캐리어 기판 상에 복수의 위치의 접합 층, 및 복수의 위치의 접합 층 상에 대응하는 복수의 마이크로 LED 구조체를 포함한다. 각각의 마이크로 LED 구조체는 마이크로 p-n 다이오드 및 금속화 층을 포함하고, 이때 금속화 층이 개별의 위치의 접합 층과 마이크로 p-n 다이오드 사이에 있다. 컨포멀 유전체 장벽 층이 기판 상의 마이크로 LED 어레이 상에 부착될 수 있고, 이때 컨포멀 유전체 장벽 층은 각각의 마이크로 p-n 다이오드의 측벽들에 걸쳐 이어진다. 컨포멀 유전체 장벽 층은 또한 각각의 마이크로 p-n 다이오드의 저부 표면, 및 각각의 금속화 층의 측벽들에 부분적으로 걸쳐 이어질 수 있다. 복수의 접촉 개구들이 컨포멀 유전체 장벽 층에 형성되어, 각 접촉 개구가 각 대응하는 마이크로 p-n 다이오드의 상부 표면보다 넓거나, 좁거나, 대략 동일한 폭일 수 있는 폭을 갖도록 각각의 마이크로 p-n 다이오드의 상부 표면을 노출시킬 수 있다.

[0012] 복수의 위치의 접합 층은 서로 측방향으로 분리될 수 있거나 분리되지 않을 수 있다. 일부 실시예에서, 복수의 위치의 접합 층은 측방향으로 분리되고, 컨포멀 유전체 장벽 층은 복수의 측방향으로 분리된 위치의 접합 층의 각각의 측벽들에 걸쳐 이어진다. 일부 실시예에서, 기판은 복수의 위치의 접합 층이 이 위에 형성되어 있는 개별의 복수의 필라(pillar)를 포함한다. 예를 들어, 각각의 마이크로 p-n 다이오드는 개별의 필라의 상부 표면과 대략 동일하거나 개별의 필라의 상부 표면보다 넓은 저부 표면을 포함할 수 있다. 필라들은 또한 상기 위치들의 접합 층의 개별의 두께보다 더 큰 높이를 가질 수 있다. 일 실시예에서, 개별의 높이는 개별의 두께의 적어도 2배이다.

[0013] 마이크로 LED 구조체 및 마이크로 LED 어레이는 종래의 이종 성장 기법들을 이용하여 형성될 수 있다. 일 실시예에서, p-n 다이오드 층 및 금속화 층은 성장 기판으로부터 캐리어 기판으로 이송된다. 본 발명의 실시예들에 따라, p-n 다이오드 층 및 금속화 층은 캐리어 기판으로 이송하기 전이나 후에 패터닝될 수 있다. 캐리어 기판으로 p-n 다이오드 층 및 금속화 층을 이송하는 것은 캐리어 기판 상의 접합 층에 금속화 층을 접합시키는 것을 포함할 수 있다. 예를 들어, 접합 층은 대략 350°C 미만의, 또는 더욱 구체적으로는 200°C 미만의 액상선 온도 또는 용융 온도를 가질 수 있다. 예를 들어, 접합 층은 인듐 또는 인듐 합금으로 형성될 수 있다. 복수의 분리된 마이크로 p-n 다이오드 및 복수의 분리된 위치의 금속화 층을 형성하도록 p-n 다이오드 층 및 금속화 층을 패터닝한 후에, 컨포멀 유전체 장벽 층이 복수의 분리된 마이크로 p-n 다이오드의 측벽들에 걸쳐 이어져 형성된다. 컨포멀 유전체 장벽 층은 이 위에 형성되는 토포그래피의 아웃라인을 형성하게 될 수 있고, 마이크로 p-n 다이오드 및 금속화 층보다 얇을 수 있다. 예를 들어, 컨포멀 유전체 장벽 층은 원자층 증착(ALD)에 의해 형성될 수 있다. 컨포멀 유전체 장벽 층은 또한 각 분리된 마이크로 p-n 다이오드의 저부 표면의 일부분에 형성될 수 있다.

[0014] 일 실시예에서, p-n 다이오드 층 및 p-n 다이오드 층 상의 복수의 분리된 위치의 금속화 층을 포함하는 패터닝된 금속화 층은 성장 기판으로부터 캐리어 기판으로 이송된다. p-n 다이오드 층은, p-n 다이오드층 내의 트랜치들에 의해 분리되는 마이크로 메사들을 형성하기 위해, 성장 기판으로부터 캐리어 기판으로 이송되기 전에 부분적으로 패터닝될 수 있다. 일 실시예에서, 복수의 필라는 p-n 다이오드 층 및 패터닝된 금속화 층을 캐리어 기판으로 이송하기 전에 캐리어 기판 상에 형성된다. 접합 층은 p-n 다이오드 층 및 패터닝된 금속화 층을 캐리어 기판으로 이송하기 전에 캐리어 기판 상의 복수의 필라 위에 형성될 수 있다.

[0015] 일 실시예에서, 성장 기판으로부터 캐리어 기판으로 금속화 층 및 p-n 다이오드 층을 이송한 후에 금속화 층은 복수의 분리된 위치의 금속화 층을 형성하도록 패터닝된다. 이러한 실시예에서, p-n 다이오드 층은 복수의 분리된 마이크로 p-n 다이오드를 형성하도록 패터닝되고, 이어서 금속화 층을 패터닝한다. 금속화 층의 패터닝은, 복수의 분리된 위치의 금속화 층의 최대 폭이 복수의 분리된 마이크로 p-n 다이오드의 각각의 저부 표면의 폭보다 작을 때까지 금속화 층을 에칭하는 것을 포함할 수 있다. 일 실시예에서, 접합 층은 성장 기판으로부터 캐리어 기판으로 p-n 다이오드 층 및 금속화 층을 이송한 후에 패터닝된다. 예를 들어, 접합 층은,

복수의 분리된 위치의 접합 층의 최대 폭이 복수의 분리된 마이크로 p-n 다이오드의 각각의 저부 표면의 폭보다 작을 때까지 에칭될 수 있다. 복수의 필라는 또한 성장 기관으로부터 캐리어 기관으로 p-n 다이오드 층 및 금속화 층을 이송하기 전에 캐리어 기관 상에 형성될 수 있다. 접합 층은 p-n 다이오드 층 및 패터화된 금속화 층을 캐리어 기관으로 이송하기 전에 캐리어 기관 상의 복수의 필라 위에 형성될 수 있다.

[0016] 형성되면, 마이크로 LED 구조체 및 마이크로 LED 어레이는 픽업(pick up)되어 수용 기관으로 이송될 수 있다. 이송 헤드(head)는 마이크로 LED 구조체의 어레이가 상부에 배치된 캐리어 기관 위에 위치될 수 있고, 마이크로 LED 구조체들 중 적어도 하나에 대한 접합 층에 상 변화(phase change)를 일으키는 작업이 수행된다. 예를 들어, 작업은 접합 층의 액상선 온도 또는 용융 온도를 초과하여 접합 층을 가열하는 것 또는 접합 층의 결정 상(crystal phase)을 변경하는 것일 수 있다. 마이크로 p-n 다이오드 및 금속화 층을 포함하는 적어도 하나의 마이크로 LED 구조체, 및 선택적으로 마이크로 LED 구조체들 중 적어도 하나에 대한 접합 층의 일부분은 이송 헤드에 의해 픽업되어 수용 기관 상에 배치될 수 있다. 컨포멀 유전체 장벽 층이 이미 형성되어 있으면, 컨포멀 유전체 장벽 층의 일부분은 또한 마이크로 p-n 다이오드 및 금속화 층과 함께 픽업될 수 있다. 이 대신에, 컨포멀 유전체 장벽 층은, 수용 기관 상에 배치된 후에 마이크로 LED 구조체, 또는 복수의 마이크로 LED 구조체 위에 형성될 수 있다.

[0017] 일 실시예에서, 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드의 저부 표면의 일부분에 걸쳐 이어지고, 금속화 층의 측벽들에 걸쳐 이어지고, 금속화 층에 인접한 접합 층의 일부분을 가로질러 걸쳐 이어진다. 컨포멀 유전체 장벽 층은, 마이크로 LED 구조체를 이송 헤드와 접촉시키고/시키거나 접합 층에 상 변화를 일으킨 후에 클리빙(cleave)될 수 있고, 이는 이송 헤드에 의해 마이크로 p-n 다이오드 및 금속화 층을 픽업하기 전일 수 있다. 예를 들어, 컨포멀 유전체 장벽 층을 클리빙하는 것은 이송 헤드로부터 컨포멀 유전체 장벽 층으로 압력을 전달하는 것 및/또는 접합 층의 액상선 온도를 초과하여 접합 층을 가열하는 것을 포함할 수 있다.

**도면의 간단한 설명**

[0018] <도 1a>  
 도 1a는 본 발명의 일 실시예에 따른 벌크 LED 기관의 측단면도이다.  
 <도 1b>  
 도 1b는 본 발명의 일 실시예에 따른 패터화된 금속화 층의 측단면도이다.  
 <도 1c>  
 도 1c는 본 발명의 일 실시예에 따른 패터화된 p-n 다이오드 층의 측단면도이다.  
 <도 2a 내지 도 2e>  
 도 2a 내지 도 2e는 본 발명의 일 실시예에 따른 접합 층을 갖는 캐리어 기관의 측단면도이다.  
 <도 3>  
 도 3은 본 발명의 일 실시예에 따른 성장 기관과 캐리어 기관을 함께 접합하는 측단면도이다.  
 <도 4>  
 도 4는 본 발명의 일 실시예에 따른 성장 기관과 캐리어 기관을 함께 접합한 후의 다양한 가능한 구조체들의 측단면도이다.  
 <도 5>  
 도 5는 본 발명의 일 실시예에 따른 접합된 구조체로부터 제거된 성장 기관의 측단면도이다.  
 <도 6>  
 도 6은 본 발명의 일 실시예에 따른 씨닝된 p-n 다이오드 층의 측단면도이다.  
 <도 7a>  
 도 7a는 본 발명의 일 실시예에 따른 마이크로 p-n 다이오드들을 형성하기 위해 p-n 다이오드 층을 에칭하는 것의 측단면도이다.

<도 7b 및 도 7c>

도 7b 및 도 7c는 본 발명의 일 실시예에 따른 예칭 층들을 도시하는 측단면도이다.

<도 8>

도 8은 본 발명의 일 실시예에 따른 다양한 마이크로 LED 구조체들의 측단면도이다.

<도 9a 및 도 9b>

도 9a 및 도 9b는 본 발명의 일 실시예에 따른 마이크로 LED 어레이 내의 접촉 개구들의 형성의 측단면도이다.

<도 10a 내지 도 10c>

도 10a 내지 도 10c는 본 발명의 일 실시예에 따른 마이크로 LED 어레이 내의 접촉 개구들의 형성의 측단면도이다.

<도 11a 내지 11c>

도 11a 내지 11c는 본 발명의 일 실시예에 따른 위로 위킹된(wicked up) 접합 층을 갖는 캐리어 기판의 측단면도이다.

<도 12a 및 도 12b>

도 12a 및 도 12b는 본 발명의 일 실시예에 따른 마이크로 p-n 다이오드들을 포함하는 마이크로 LED 구조체들의 어레이 및 캐리어 웨이퍼의 평면도 및 측단면도를 포함한다.

<도 13>

도 13은 본 발명의 일 실시예에 따른 캐리어 기판으로부터 수용 기판으로 마이크로 LED 구조체를 픽업하고 이송하는 방법의 도면이다.

<도 14>

도 14는 본 발명의 일 실시예에 따른 캐리어 기판으로부터 마이크로 LED 구조체를 픽업하는 이송 헤드의 측단면도이다.

<도 15>

도 15는 본 발명의 일 실시예에 따른 바이폴라 마이크로 소자 이송 헤드의 측단면도이다.

<도 16>

도 16은 본 발명의 일 실시예에 따른 복수의 마이크로 LED를 갖는 수용 기판의 측단면도이다.

### **발명을 실시하기 위한 구체적인 내용**

[0019] 본 발명의 실시예들은 마이크로 반도체 소자들 및 수용 기판으로 이송하기 위한 마이크로 발광 다이오드(LED)들과 같은 마이크로 반도체 소자들의 어레이를 형성하는 방법을 설명한다. 예를 들어, 수용 기판은, 디스플레이 기판, 조명 기판, 트랜지스터 또는 집적 회로(IC)와 같은 기능 소자를 갖춘 기판, 또는 금속 재분배선(redistribution line)을 갖춘 기판일 수 있지만, 이에 한정되지 않는다. 본 발명의 실시예들은 p-n 다이오드들을 포함하는 마이크로 LED들에 관해 특정하여 설명되지만, 본 발명의 실시예들은 그렇게 한정되지 않고 소정 실시예들은 또한 미리결정된 전자 기능(예를 들어, 다이오드, 트랜지스터, 집적 회로) 또는 포토닉 기능(photonic function)(LED, 레이저)을 제어된 방식으로 수행하도록 하는 방식으로 설계된 다른 마이크로 반도체 소자들에 적용가능할 수 있는 것으로 이해되어야 한다.

[0020] 다양한 실시예에서, 도면을 참조하여 기술된다. 그러나, 소정 실시예는 이들 특정 세부 사항 중 하나 이상 없이, 또는 다른 알려진 방법 및 구성과 조합되어 실시될 수 있다. 하기의 기재에서, 본 발명의 완전한 이해를 제공하기 위해 특정 구성, 치수 및 공정 등과 같은 많은 특정 세부 사항이 언급된다. 다른 경우에, 잘 알려진 반도체 공정 및 제조 기술은 본 발명을 불필요하게 불명료하게 하지 않기 위해 특별히 상세히 기술되지 않았다. 본 명세서 전반에 걸쳐 "하나의 실시예", "일 실시예" 등에 대한 언급은 그러한 실시예와 관련되어 기술되는 특정 특징, 구조, 구성 또는 특성이 본 발명의 적어도 하나의 실시예에 포함됨을 의미한다. 따라서, 본 명세서 전반에 걸쳐 다양한 곳에서 어구 "하나의 실시예에서", "일 실시예에서" 등의 출현은 반드시 본 발명의 동일한

실시예를 가리키지는 않는다. 또한, 특정 특징, 구조, 구성 또는 특성은 하나 이상의 실시예에서 적절한 방식으로 조합될 수 있다.

[0021] 본 명세서에 사용되는 바와 같은 용어 "결쳐 이어지는", "위에", "에", "사이의" 및 "상의"는 하나의 층의 다른 층에 대한 상대 위치를 지칭할 수 있다. 다른 층 "에 걸쳐 이어지는", "위의" 또는 "상의" 또는 다른 층 "에" 접합되는 하나의 층은 다른 층과 직접 접촉할 수 있거나, 하나 이상의 개재하는 층을 구비할 수 있다. 층들 "사이의" 하나의 층은 그러한 층들과 직접 접촉할 수 있거나, 하나 이상의 개재하는 층을 구비할 수 있다.

[0022] 본 명세서에 사용되는 바와 같은 용어 "마이크로" 소자, "마이크로" p-n 다이오드 또는 "마이크로" LED 구조체는 본 발명의 실시예에 따른 소정 소자들 또는 구조체들의 서술적인 크기를 지칭할 수 있다. 본 명세서에 사용되는 바와 같이, 용어 "마이크로" 소자 또는 구조체는 1 내지 100  $\mu\text{m}$ 의 스케일을 가리키도록 의도된다. 그러나, 본 발명의 실시예가 반드시 그렇게 한정되지는 않으며, 실시예의 소정 양태가 보다 큰 그리고 가능하게는 보다 작은 크기 스케일로 적용가능할 수 있는 것이 인식되어야 한다.

[0023] 일 양태에서, 본 발명의 실시예는 벌크 LED 기판을 픽업 및 수용 기관으로의 이송 준비를 갖춘 마이크로 LED 구조체의 어레이로 처리하는 방법을 설명한다. 이 방식으로, 마이크로 LED 구조체를 이종 집적 시스템 내에 통합하고 조립하는 것이 가능하다. 마이크로 LED 구조체는 개별적으로, 균을 이루어, 또는 전체 어레이로서 픽업되고 이송될 수 있다. 따라서, 마이크로 LED 구조체의 어레이 내의 마이크로 LED 구조체는 픽업 및 마이크로 디스플레이로부터 대면적 디스플레이에 이르는 임의의 크기의 디스플레이 기관과 같은 수용 기관으로 높은 이송 속도로 이송될 준비가 되어 있다. 일부 실시예에서, 픽업할 준비가 되어 있는 마이크로 LED 구조체의 어레이는 10  $\mu\text{m}$  x 10  $\mu\text{m}$  피치, 또는 5  $\mu\text{m}$  x 5  $\mu\text{m}$  피치를 갖는 것으로서 설명된다. 이러한 밀도에서, 15.2 cm (6 인치) 기관은, 예를 들어, 10  $\mu\text{m}$  x 10  $\mu\text{m}$  피치를 갖는 대략 1억 6천 5백만 개의 마이크로 LED 구조체들, 또는 5  $\mu\text{m}$  x 5  $\mu\text{m}$  피치를 갖는 대략 6억 6천만 개의 마이크로 LED 구조체들을 수용할 수 있다. 따라서, 특정 기능을 갖는 고밀도의 사전-제작된 마이크로 소자 구조체가 그것들이 픽업 및 수용 기관으로의 이송 준비를 갖춘 방식으로 제조될 수 있다. 본 명세서에 설명된 기법들은 마이크로 LED 구조체에 한정되지 않으며, 또한 다른 마이크로 소자들의 제조에 이용될 수 있다.

[0024] 다른 양태에서, 본 발명의 실시예들은, 각각의 마이크로 p-n 다이오드가 개별의 위치의 접합 층의 위에 형성되는 마이크로 LED 구조체 및 마이크로 LED 어레이를 설명한다. 개별의 위치들의 접합 층은 측방향으로 분리된 위치들로 될 수 있거나 아닐 수 있다. 개별의 위치의 접합 층이 픽업 공정을 돕는 상 변화를 겪는 작업이 마이크로 LED 픽업 공정 중 마이크로 LED에 대응하는 개별의 위치의 접합 층에서 수행될 수 있다. 예를 들어, 개별의 위치의 접합 층은 온도 사이클(temperature cycle)에 응하여 고체에서 액체로 변할 수 있다. 액체 상태에서, 개별의 위치의 접합 층은 표면 장력을 통해 캐리어 기관 상에서 적소에 마이크로 p-n 다이오드를 유지할 수 있으며, 마이크로 p-n 다이오드가 이로부터 용이하게 릴리즈(release)될 수 있는 매체도 제공할 수 있다. 또한, 액체 상태는, 이송 헤드가 픽업 공정 중 마이크로 LED 구조체와 접촉하면 이송 헤드에 의해 가해진 힘을 흡수하기 위한 쿠션 또는 충격 흡수체로서 기능할 수 있다. 이러한 방식에서, 액체 상태는 이송 헤드에 의해 가해진 압축력에 응하여 밑에 있는 표면에 걸쳐 매끈하게 함으로써 마이크로 LED 어레이 또는 이송 헤드 어레이에서의 토포그래피의 비균일성을 보상할 수 있다. 다른 실시예들에서, 개별의 위치의 접합 층은 완전한 상 변환(phase transformation)을 겪지 않을 수 있다. 예를 들어, 개별의 위치의 접합 층은 부분적으로 고체 상태로 남아 있는 동안 온도 사이클에 응하여 실질적으로 더욱 가단가능(malleable)하게 될 수 있다. 다른 실시예에서, 개별의 위치의 접합 층은 온도 사이클과 같은 작업에 응하여 결정 상 변환을 겪을 수 있다.

[0025] 이제 도 1을 참조하면, 반도체 소자 층(110)이 기관(101) 상에 형성될 수 있다. 일 실시예에서, 반도체 소자 층(110)은, 하나 이상의 층들을 포함할 수 있고, 미리 결정된 전자 기능(예를 들어, 다이오드, 트랜지스터, 집적 회로) 또는 포토닉 기능(LED, 레이저)을 제어된 방식으로 수행하도록 하는 방식으로 설계된다. 반도체 소자 층(110)은 미리 결정된 기능으로 제어된 방식으로 수행되도록 하는 방식으로 설계될 수 있지만, 반도체 소자 층(110)은 완전히 기능화되지 않을 수 있다는 것을 이해해야 한다. 예를 들어, 애노드 또는 캐소드와 같은 콘택들이 아직 형성되지 않을 수 있다. 간결성의 관점에서 그리고 본 발명의 실시예들을 모호하지 않게 하기 위해, 다음의 설명은 종래의 이종(heterogeneous) 성장 조건에 따라 성장 기관(101) 상에 성장된 p-n 다이오드층(110)으로서 반도체 소자 층(110)에 관하여 이루어진다.

[0026] p-n 다이오드 층(110)은 스펙트럼 내의 특정 영역에 대응하는 밴드갭을 갖는 화합물 반도체를 포함할 수 있다. 예를 들어, p-n 다이오드 층(110)은 II-VI 재료(예를 들어, ZnSe) 또는 III-V 질화물 재료(예를 들어, GaN, AlN, InN, 및 이들의 합금)에 기초한 하나 이상의 층들을 포함할 수 있다. 성장 기관(101)은 실리콘, SiC,

GaAs, GaN 및 사파이어( $Al_2O_3$ )을 들 수 있으나 이에 한정되지 않는 임의의 적합한 기판을 포함할 수 있다.

[0027] 특정 실시예에서, 성장 기관(101)은 사파이어이고, p-n 다이오드 층(110)은 GaN으로 형성된다. 사파이어가 GaN에 대하여 더 큰 격자 상수 및 열 팽창 계수 미스매치(mismatch)를 갖는다는 사실에도 불구하고, 사파이어는 합리적으로 낮은 비용이고, 널리 이용가능하며, 그 투명도가 엑시머 레이저 기반 리프트-오프(excimer laser-based lift-off, LLO) 기법들에 적합하다. 다른 실시예에서, SiC와 같은 다른 재료가 GaN p-n 다이오드 층(101)을 위한 성장 기관(101)으로서 사용될 수 있다. 사파이어와 마찬가지로, SiC 기판들은 투명할 수 있다. 유기 금속 화학 기상 증착(MOCVD)과 같은 수 개의 성장 기법들이 p-n 다이오드 층(110)의 성장에 사용될 수 있다. 예를 들어, GaN은, 사파이어 성장 기관(101)이 800°C 내지 1,000°C와 같은 승온으로 가열되고 반응 챔버 내에 트리메틸갈륨(TMGa) 및 암모니아( $NH_3$ ) 전구체를 동시에 도입함으로써 성장될 수 있다. 도 1a에 예시된 특정 실시예에서, p-n 다이오드 층(110)은 벌크 GaN 층(112), n-도핑된 층(114), 양자 우물(116) 및 p-도핑된 층(118)을 포함할 수 있다. 벌크 GaN 층(112)은 실리콘 또는 산소 오염물에 기인하여 n-도핑될 수 있거나, 실리콘과 같은 도너(donor)로 의도적으로 도핑될 수 있다. n-도핑된 GaN 층(114)은 마찬가지로 실리콘과 같은 도너로 도핑될 수 있는 반면에, p-도핑된 층(118)은 마그네슘과 같은 억셉터(acceptor)로 도핑될 수 있다. 다양한 대안적인 p-n 다이오드 구성들이 p-n 다이오드 층(110)을 형성하는 데 이용될 수 있다. 또한, 다양한 단일 양자 우물(SQW) 또는 다중 양자 우물(MQW) 구성들이 양자 우물(116)을 형성하는 데 이용될 수 있다. 또한, 다양한 버퍼 층들이 적절하게 포함될 수 있다. 일 실시예에서, 사파이어 성장 기관(101)은 대략 200  $\mu m$ 의 두께를 갖고, 벌크 GaN 층(112)은 대략 5  $\mu m$ 의 두께를 갖고, n-도핑된 층(114)은 대략 0.1  $\mu m$  내지 3  $\mu m$ 의 두께를 갖고, 양자 우물 층(116)은 대략 0.3  $\mu m$  미만의 두께를 가지며, p-도핑된 층(118)은 대략 0.1  $\mu m$  내지 1  $\mu m$ 의 두께를 갖는다.

[0028] 이어서, 금속화 층(120)이 p-n 다이오드 층(110) 위에 형성될 수 있다. 도 1a에 예시된 바와 같이, 금속화 층(120)은 전극 층(122) 및 선택적으로 장벽 층(124)을 포함할 수 있지만, 다른 층들이 포함될 수 있다. 일 실시예에서, 금속화 층은 대략 0.1  $\mu m$  내지 2  $\mu m$ 의 두께를 갖는다. 전극 층(122)은 p-도핑된 GaN 층(118)에 옴릭 콘택을 형성할 수 있고, Ni, Au, Ag, Pd 및 Pt와 같은 높은 일함수 금속으로 이루어질 수 있다. 일 실시예에서, 전극 층(122)은 발광에 대해 반사적일 수 있다. 다른 실시예에서, 전극 층(122)은 또한 발광에 대해 투과적일 수 있다. 투명도는 광 흡수를 최소화하도록 전극 층을 매우 얇게 함으로써 달성될 수 있다. 장벽 층(124)은 p-n 다이오드(110)로의 불순물의 확산을 방지하기 위해 금속화 층(120) 내에 선택적으로 포함될 수 있다. 예를 들어, 장벽 층(124)은 Pd, Pt, Ni, Ta, Ti 및 TiW를 포함할 수 있지만, 이에 한정되지 않는다. 소정 실시예들에서, 장벽 층(124)은 접합 층으로부터의 성분이 p-n 다이오드 층(110)으로 확산되는 것을 방지할 수 있다.

[0029] 본 발명의 소정 실시예들에 따라, p-n 다이오드 층(110) 및 금속화 층(120)은 성장 기관(101) 상에 성장되고, 그 후에 캐리어 기관(201)으로 이송되며, 이는 도 2a 내지 도 2e에 예시되고 다음의 설명에 더욱 상세하게 설명되는 것과 같다. 다음의 도면들 및 설명에서 더욱 상세하게 설명되는 바와 같이, 금속화 층(120) 및 p-n 다이오드 층(110)은 캐리어 기관(201)으로 이송되기 전에 패터닝될 수 있다. 캐리어 기관(201) 및 접합 층(210)은 또한 캐리어 기관(201)으로 p-n 다이오드 층(110) 및 금속화 층(120)이 이송되기 전에 패터닝될 수 있다. 따라서, 본 발명의 실시예들은 수용 기관으로의 후속 이송을 위해 마이크로 LED들의 어레이의 형성 동안 다수의 변형으로 구현될 수 있다.

[0030] 이제 도 1b를 참조하면, 금속화 층(120)은 캐리어 기관(201)으로 이송되기 전에 패터닝될 수 있다. 일 실시예에서, 도 1b의 구조체는 p-n 다이오드 층(110) 위에 패터닝된 포토레지스트 층을 형성하고 이어서 금속화 층(120)을 부착함으로써 달성될 수 있다. 이어서, 포토레지스트 층은 도 1b에 예시된 측방향으로 분리된 위치들의 금속화 층(120)을 남겨두고 (포토레지스트 층 상의 금속화 층의 부분과 함께) 리프트 오프된다. 소정 실시예들에서, 측방향으로 분리된 위치들의 금속화 층(120)의 피치는 마이크로 LED들의 어레이의 피치에 대응하여 5  $\mu m$ , 10  $\mu m$ , 또는 그 이상일 수 있다. 예를 들어, 5  $\mu m$  피치는 2  $\mu m$  간격으로 분리된, 3  $\mu m$  폭의 측방향으로 분리된 위치들의 금속화 층(120)으로 형성될 수 있다. 10  $\mu m$  피치는 2  $\mu m$  간격으로 분리된, 8  $\mu m$  폭의 분리된 위치들의 금속화 층(120)으로 형성될 수 있다. 그렇지만, 이들 치수는 예시적인 것으로 의도되고, 본 발명의 실시예는 그렇게 한정되지 않는다. 일부 실시예에서, 측방향으로 분리된 위치들의 금속화 층(120)의 폭은 다음의 설명 및 도면들에서 더욱 상세하게 논의되는 바와 같이 마이크로 p-n 다이오드들(150)의 어레이의 저부 표면의 폭보다 작거나 그와 동일하다.

[0031] 이제 도 1c를 참조하면, 금속화 층(120)의 패터닝에 이어서, p-n 다이오드 층(110)의 패터닝이 이뤄질 수 있다.

일 실시예에서, 도 1c의 구조체는 측방향으로 분리된 위치들의 금속화 층(120) 위에 제2 패터화된 포토레지스트 층을 형성함으로써 달성될 수 있고, 에칭제(etchant)를 도포하여 트렌치들(134)을 에칭하기 위해 p-n 다이오드 층(110)을 에칭하고 복수의 마이크로 메사들(130)을 형성한다. 도 1a에서 p-n 다이오드 층(110)의 확대된 부분을 다시 참조하면, 일 실시예에서, 에칭은 p-도핑된 층(118), 양자 우물(116)을 거쳐, 그리고 n-도핑된 층(114) 또는 벌크 층(112)까지 트렌치들을 에칭하기 위해 수행될 수 있다. GaN p-n 다이오드 층(110)의 에칭은 반응성 이온 에칭(RIE), 전자 사이클로트론 공명(ECR), 유도 결합형 플라즈마 반응성 이온 에칭(ICP-RIE), 및 화학 보조 이온-빔 에칭(CAIBE)과 같은 건식 플라즈마 에칭 기법들을 이용하여 수행될 수 있다. 에칭 화학물질들은 Cl<sub>2</sub>, BCl<sub>3</sub> 또는 SiCl<sub>4</sub>와 같은 종(species)을 함유하는 할로젠계 일 수 있다. 도 1c에 예시된 특정 실시예에서, 마이크로 메사들(130)은 최대 15도까지 테이퍼형 측벽들(132)을 가질 수 있다. 예를 들어, 염소계 에칭 화학물질을 이용하는 RIE가 이용될 수 있다. 이 대신에, 측벽들은 수직일 수 있다. 예를 들어, 염소계 에칭 화학물질을 이용하는 ICP-RIE가 수직 측벽들을 얻는 데 이용될 수 있다.

[0032] 소정 실시예들에서, 마이크로 메사들(130)의 피치는 5 μm, 10 μm, 또는 그보다 클 수 있다. 예를 들어, 5 μm 피치를 갖는 마이크로 메사(130) 어레이는 2 μm 간격으로 분리된, 3 μm 폭의 마이크로 메사들로 형성될 수 있다. 10 μm 피치를 갖는 마이크로 메사(130) 어레이는 2 μm 간격만큼 분리된, 8 μm 폭의 마이크로 메사들로 형성될 수 있다. 그렇지만, 이들 치수는 예시적인 것으로 의도되고, 본 발명의 실시예는 그렇게 한정되지 않는다.

[0033] 도 2a 내지 도 2e는 성장 기관(101) 상의 금속화 층(120)에 접합하기 위한 접합 층(210)을 갖는 캐리어 기관(201)의 다양한 실시예들의 측면면도이다. 도 2a는 접합 이전에 패터화되지 않은 캐리어 기관(201) 및 접합 층(210)을 예시한다. 도 2b 내지 도 2d는 측벽들(204)을 갖고, 트렌치들(206)에 의해 분리되는 복수의 포스트(post)(202)를 형성하도록 패터화된 캐리어 기관(201)을 예시한다. 다음의 설명 및 도면들에서 더욱 명백해지는 바와 같이, 포스트들(202)은 마이크로 p-n 다이오드들(135, 150)의 폭과 동일하거나 그보다 작은 최대 폭을 가질 수 있다. 일 실시예에서, 트렌치 포스트들(202)은 접합 층(210)의 두께보다 적어도 2배 클 수 있다. 일 실시예에서, 접합 층(210)은 대략 0.1 μm 내지 2 μm의 두께를 가질 수 있으며, 트렌치 포스트들은 적어도 0.2 μm 내지 4 μm의 높이를 갖는다. 도 2b에 예시된 특정 실시예에서, 컨포멀 접합 층(210)은 포스트들(202) 위에, 측벽들(204) 상에, 그리고 트렌치들(206) 내에 형성된다. 도 2c에 예시된 특정 실시예에서, 접합 층(210)은 이방성으로 부착되어, 많은 양의 측벽들(204) 상에 부착되지 않고, 포스트들(202)의 상부 표면 상 및 트렌치들(206)의 내에만 형성되게 한다. 도 2d에 예시된 특정 실시예에서, 접합 층(210)은 포스트들(202)의 상부 표면 상에만 형성된다. 이러한 구성은 포스트들(202) 및 접합 층(210)을 동일한 패터화된 포토레지스트로 패터화함으로써 형성될 수 있다. 도 2e에 예시된 특정 실시예에서, 측방향으로 분리된 위치들의 접합 층(210)은, 접합 층의 블랭킷 층(blanket layer)이 패터화된 포토레지스트 층 위에 부착되고, 이어서 도 2e에 예시된 측방향으로 분리된 위치들의 접합 층(210)을 남겨 두고 (포토레지스트 층 상의 접합 층의 부분과 함께) 리프트 오프되는 포토레지스트 리프트 오프 기법으로 형성될 수 있지만, 이는 다른 처리 기법들이 사용될 수 있다.

[0034] 도 2b 내지 도 2e 및 도 1b과 도 1c에 관하여 상기 설명한 바와 같이, 본 발명의 소정 실시예들은 측방향으로 분리된 위치들의 금속화 층(120) 및/또는 측방향으로 분리된 위치들의 접합 층(210)을 포함한다. 컨포멀 접합 층(210)이 포스트들(202) 위에, 측벽들(204) 상에, 그리고 트렌치들(206) 내에 형성되는, 도 2b에 관하여, 포스트들(202)의 상부 상의 특정 위치들의 접합 층은 트렌치들(206)에 의해 측방향으로 분리된다. 따라서, 컨포멀 접합 층(210)이 연속적일지라도, 포스트들(202)의 상부 상의 위치들의 접합 층(210)은 측방향으로 분리된 위치들이다. 또한, 도 2e에서 개별적인 불연속 위치들의 접합 층(210)은 그들 사이의 간격으로 측방향으로 분리된다. 포스트들(202)이 존재하는 경우에, 포스트(202) 높이에 대한 접합 층(210) 두께의 관계는 위치들의 접합 층(210)의 측방향 분리를 인자로 고려할 수 있다.

[0035] 접합 층(210)은 다양한 적합한 재료들로 형성될 수 있다. 접합 층은, 마이크로 LED 구조체를 캐리어 기관에 부착할 수 있는 재료로 형성될 수 있다. 일 실시예에서, 접합 층(210)은 온도의 변화와 같은 작업에 의하여 상 변화를 겪을 수 있다. 일 실시예에서, 접합 층은 상 변화의 결과로서 제거가능할 수 있다. 일 실시예에서, 접합 층은 재용융가능하거나 리플로우(reflow)가능할 수 있다. 일 실시예에서, 접합 층은 대략 350°C 미만, 또는 더욱 구체적으로 대략 200°C 미만의 액상선 온도 또는 용융 온도를 가질 수 있다. 이러한 온도에서, 접합 층은 마이크로 LED 구조체의 다른 컴포넌트들에 실질적으로 영향을 미치지 않고 상 변화를 겪을 수 있다. 예를 들어, 접합 층은 금속 또는 금속 합금, 또는 제거가능한 열가소성 중합체로 형성될 수 있다. 일 실시예에서, 접합 층은 전도성일 수 있다. 예를 들어, 접합 층이 온도의 변화에 의하여 고체에서 액체로 상 변화를 겪는 경우에, 접합 층의 일부는 다음의 설명에서 더욱 상세하게 설명되는 바와 같이 픽업 작업 중 마이크로 LED 구조

체에 남을 수 있다. 이러한 실시예에서, 접합 층이 전도성 재료로 형성되어 이후에 수용 기관으로 이송될 때 마이크로 LED 구조체에 악영향을 주지 않도록 하는 것이 유리할 수 있다. 이러한 경우에, 마이크로 LED 구조체 상에 남아 있는 전도성 접합 층의 부분이 이송 작업 중 마이크로 LED 구조체를 수용 기관 상의 전도성 패드에 접합시키는 데 도움을 줄 수 있다.

[0036] 솔더들이 접합 층(210)에 적합한 재료들일 수 있는데, 그 이유는 다수가 일반적으로 이들의 고체 상태에서 연성 재료들이고 반도체 및 금속 표면과의 양호한 습윤을 나타내기 때문이다. 통상적인 합금은 단일 온도로 용융되지 않고, 온도 범위에 걸쳐 용융된다. 따라서, 솔더 합금은 종종 합금이 액체로 남아 있는 최저 온도에 대응하는 액상선 온도, 및 합금이 고체로 남아 있는 최고 온도에 대응하는 고상선 온도에 의해 특징지어진다. 본 발명의 실시예들과 이용될 수 있는 낮은 용융 솔더 재료들의 예시적인 리스트가 표 1에 제공된다.

표 1

화학 조성	액상선 온도(°C)	고상선 온도(°C)
100 In	156.7	156.7
66.3In33.7Bi	72	72
51In32.5Bi16.5Sn	60	60
57Bi26In17Sn	79	79
54.02Bi29.68In16.3Sn	81	81
67Bi33In	109	109
50In50Sn	125	118
52Sn48In	131	118
58Bi42Sn	138	138
97In3Ag	143	143
58Sn42In	145	118
99.3In0.7Ga	150	150
95In5Bi	150	125
99.4In0.6Ga	152	152
99.6In0.4Ga	153	153
99.5In0.5Ga	154	154
60Sn40Bi	170	138
100Sn	232	232
95Sn5Sb	240	235

[0037]

[0038] 본 발명의 실시예들과 사용될 수 있는 예시적인 리스트의 열가소성 중합체들이 표 2에 제공된다.

표 2

중합체	용융 온도(°C)
아크릴 (PMMA)	130 내지 140
폴리옥시메틸렌(POM 또는 아세탈)	166
폴리부틸렌 테레프탈레이트(PBT)	160
폴리카프로락톤(PCL)	62
폴리에틸렌 테레프탈레이트(PET)	260
폴리카보네이트(PC)	267
폴리에스테르	260
폴리에틸렌(PE)	105 내지 130
폴리에테르에테르케톤(PEEK)	343
폴리락트산(PLA)	50 내지 80
폴리프로필렌(PP)	160
폴리스티렌(PS)	240
폴리염화비닐리덴(PVDC)	185

[0039]

[0040] 본 발명의 실시예들에 따라, 접합 층(210)은 균일한 두께로 형성되고, 특정 조성에 따라 다양한 적절한 방법들에 의해 부착될 수 있다. 예를 들어, 솔더 조성물들은 균일한 두께를 획득하기 위해 스퍼터링되거나, 전자빔(E-빔) 증착에 의해 부착되거나, 또는 시드 층에 의해 도금될 수 있다.

[0041] 포스트들(202)은 다양한 재료 및 기법들로 형성될 수 있다. 일 실시예에서, 포스트들(202)은 에칭 또는 엠보싱 공정으로 캐리어 기관(201)을 패터닝함으로써, 캐리어 기관(201)과 일체적으로 형성될 수 있다. 예를 들어, 캐리어 기관(201)은 일체적으로 형성된 포스트들(202)을 갖는 실리콘 기관일 수 있다. 다른 실시예에서, 포스트들은 캐리어 기관(201)의 상부에 형성될 수 있다. 예를 들어, 포스트들(202)은 플레이트 업(plate up) 및 포토 레지스트 리프트 오프 기법에 의해 형성될 수 있다. 포스트들은 반도체, 금속, 중합체, 유전체 등을 포함하는 임의의 적합한 재료로 형성될 수 있다.

[0042] 이제 도 3을 참조하면, 성장 기관(101) 및 캐리어 기관(201)은 열 및/또는 압력 하에 함께 접합될 수 있다. 도 3은 도 2a의 패터닝되지 않은 구조체와 도 1b의 패터닝된 구조체의 접합을 예시하지만, 도 1a 내지 도 1c와 도 2a 내지 도 2e의 임의의 조합은 본 발명의 실시예들에 따라 고려될 수 있다는 것으로 이해되어야 한다. 또한, 접합 층(210)은 접합 이전에 캐리어 기관(201) 상에 형성되는 것이 설명되었지만, 접합 층(210)은 접합 이전에 성장 기관(101)의 금속화 층(120) 상에 형성되는 것이 또한 가능하다. 예를 들어, 접합 층(210)은 금속화 층(120) 위에 형성되고, 도 1b에 예시된 측방향으로 분리된 위치들의 금속화 층의 형성 동안 금속화 층(120)과 함께 패터닝될 수 있다. 예시되지 않았지만, 함께 접합될 기관 상에 형성된 층들의 특정 배열 및 조성에 따라, 산화방지막이 접합 이전에 산화를 방지하기 위하여 기관들 중 하나 또는 모두의 상부 표면 상에 형성될 수 있다. 예를 들어, 일 실시예에서, 금 박막이 금속화 층(120) 및 접합 층(210)의 노출된 표면 중 어느 하나 또는 둘 다 상에 부착될 수 있다. 도 3에 예시된 기관들의 접합 중, 접합 층(210)은 금 막을 부분적으로 흡수하여 기관들 사이의 접합 계면에 금속 합금을 제공할 수 있다.

[0043] 도 4는 성장 기관(101)과 캐리어 기관(201)을 접합한 후의 다양한 비제한적인 가능한 구조체들의 측면면도이다. 기관들의 특정 조합들은 표 3에서 설명된다. 예를 들어, 예 4A에 예시된 특정 실시예는 도 1c에 예시된 성장 기관에 도 2d에 예시된 캐리어 기관의 접합을 나타낸다.

표 3

	예 4A	예 4B	예 4C	예 4D	예 4E	예 4F	예 4G	예 4H
캐리어 기관 (2a 내지 2d)	2d	2c	2b	2d	2c	2b	2a	2e
성장 기관 (1b)	1c	1c	1c	1a	1a	1a	1a	1a

[0044]

	예 4I	예 4J	예 4K	예 4L	예 4M	예 4N	예 4O
캐리어 기관 (2a 내지 2d)	2a	2c	2d	2c	2b	2a	2c
성장 기관 (1b)	1c	1c	1b	1b	1b	1b	1b

[0045]

[0046] 상기 설명된 바와 같이, 많은 예들의 구조체들은 또한 성장 기관 상에 접합 층(210)을 형성하고, 이어서 캐리어 기관(201)에 성장 기관(101)을 접합함으로써 형성될 수 있다. 예를 들어, 예 40는 또한 성장 기관(101) 상에 접합 층(210) 및 금속화 층(210)을 패터닝하고, 캐리어 기관(201)에 성장 기관(101)을 접합함으로써 부여될 수 있다.

[0047] 이제 도 5를 참조하면, 성장 기관(101)은 접합된 구조체로부터 제거되었다. 성장 기관(101)은 화학적 에칭 또는 성장 기관이 투명하면 엑시머 레이저 기반 리프트 오프(LL0)와 같은 적합한 방법에 의해 제거될 수 있다. 일 실시예에서, 투명한 사파이어 성장 기관(101)으로부터의 GaN p-n 다이오드 층(110)의 LL0가 Nd-YAG 레이저 또는 KrF 엑시머 레이저와 같은 자외선 레이저로부터의 짧은 펄스(예를 들어, 수십 나노초)로 투명한 사파이어 성장 기관(101)을 통해 101/110 층 계면을 조사함으로써 달성될 수 있다. 계면에서 GaN p-n 다이오드 층(110)

에서의 흡수는 계면의 국소적인 가열을 초래하여, 계면에서 GaN이 액체 Ga 금속 및 질소 가스로 분해된다. 원하는 양이 조사되면, 투명한 사파이어 성장 기판(101)은 핫플레이트 상에서 Ga를 재용융함으로써 제거될 수 있다.

[0048] 이제 도 6을 참조하면, p-n 다이오드 층(110)은 원하는 두께까지 씨닝된다. 도 1a의 확대된 p-n 다이오드 층(110)을 다시 참조하면, 미리결정된 양의 벌크 GaN 층(112)(n형일 수 있음) 또는 n형 GaN 층(114)의 일부분이 제거되어, 동작가능한 p-n 다이오드는 씨닝된 후에 남게 한다. 밑에 있는 구조체에 따라, 씨닝 공정이 연마, 습식 에칭 또는 건식 에칭과 같은 적합한 기법들을 이용하여 수행될 수 있다. 예를 들어, 연마 및/또는 원하는 두께까지 시간이 정해진 에칭의 조합이 수행된다. 필라들 또는 마이크로 메사들과 같은 밑에 있는 패터닝된 구조체가 있는 상황에서, 패터닝된 구조체를 손상시키는 것을 피하기 위하여 원하는 두께까지 시간이 정해진 에칭이 수행될 수 있다. p-n 다이오드 층들(110)이 마이크로 메사들(130)을 형성하기 위해 미리 패터닝되었던 예들 6A, 6B, 6C, 6I 및 6J에 도시된 바와 같이, 그들은 이제 프리-스탠딩(free-standing) 마이크로 p-n 다이오드들(135)이다.

[0049] 성장 기판(101)이나 캐리어 기판(201) 구조체들은 접합 전에 미리 패터닝되지 않거나 부분적으로만 미리 패터닝된다면, 도 6에 예시된 p-n 다이오드 층(110)의 씨닝 후에 추가 패터닝이 수행될 수 있다. 도 7a에 예시된 바와 같이, 패터닝된 마스크 층(140)은 p-n 다이오드 층(110)을 에칭하여 프리-스탠딩 마이크로 p-n 다이오드들(150)을 형성하기 위해 패터닝되지 않은 p-n 다이오드 층(110) 위에 형성될 수 있다. 마스크 층(140)은 포토레지스트보다 GaN 에칭 조건에 대해 더 저항성이 있는 금속(예를 들어, 크롬, 니켈) 또는 유전체(질화 실리콘, 산화 실리콘)와 같은 다양한 재료들로 형성될 수 있다. GaN p-n 다이오드 층(110)의 에칭은 반응성 이온 에칭(RIE), 전자 사이클로트론 공명(ECR), 유도 결합형 플라즈마 반응성 이온 에칭(ICP-RIE), 및 화학 보조 이온-빔 에칭(CAIBE)과 같은 건식 플라즈마 에칭 기법들을 이용하여 수행될 수 있다. 에칭 화학물질들은 Cl<sub>2</sub>, BCl<sub>3</sub> 또는 SiCl<sub>4</sub>와 같은 종(species)을 함유하는 할로젠계 일 수 있다.

[0050] 도 7a에 예시된 특정 실시예에서, 마이크로 p-n 다이오드들(150)은 (마이크로 p-n 다이오드들(150)의 상부에서 하부로) 최대 15도로 바깥쪽의 테이퍼형 측벽들(153)을 가질 수 있다. 예를 들어, 염소계 에칭 화학물질을 이용하는 RIE가 이용될 수 있다. 이 대신에, 측벽들(153)은 수직일 수 있다. 예를 들어, 염소계 에칭 화학물질을 이용하는 ICP-RIE가 수직 측벽들을 얻는 데 이용될 수 있다. 도 16의 설명에서 명백하게 될 것과 같이, 바깥쪽의 테이퍼형 측벽들은 일부 실시예에서 픽업되어 수용 기판으로 이송된 일련의 마이크로 LED 구조체들 위에 공통 콘택을 형성할 때 이점이 될 수 있다. 소정 실시예들에서, 마이크로 p-n 다이오드들(150) 사이의 피치는 5 μm, 10 μm, 또는 그보다 클 수 있다. 예를 들어, 5 μm 피치를 갖는 마이크로 p-n 다이오드(150) 어레이는 2 μm 간격으로 분리된, 3 μm 폭의 마이크로 p-n 다이오드들로 형성될 수 있다. 10 μm 피치를 갖는 마이크로 p-n 다이오드(150) 어레이는 2 μm 간격만큼 이격된 8 μm 폭의 마이크로 p-n 다이오드들로 형성될 수 있다.

[0051] 이제 도 7b 및 도 7c를 참조하면, 에칭은 금속화 층(120) 및 접합 층(210)의 특정 재료들에 기반하여 적합한 에칭 화학물질들을 이용하여 금속화 층(120) 및/또는 접합 층(210)에 선택적으로 계속될 수 있다. 도 7b에 예시된 소정 실시예들에서, 건식 에칭 화학물질을 이용하는 이방성 에칭이 금속화 층(120) 및/또는 접합 층(210)을 에칭하는 데 이용될 수 있어, 층들(120, 210)이 위에 있는 마이크로 p-n 다이오드(150)의 저부 표면과 매칭(match)하는 폭을 갖게 한다. 도 7c에 예시된 소정 실시예들에서, 습식 에칭은 예 7c의 D 내지 7c의 H에 예시된 바와 같이 위에 있는 마이크로 p-n 다이오드(150)의 저부 표면 아래의 금속화 층(120) 및/또는 접합 층(210)을 언더컷(undercut)하는 데 이용될 수 있다. 구체적으로 예시하지 않았지만, 에칭은 또한 마이크로 p-n 다이오드들(135) 아래의 밑에 있는 층들(120, 210)을 언더컷하기 위해 수행될 수 있는 것으로 여겨진다.

[0052] 마이크로 p-n 다이오드들, 금속화 층 또는 접합 층을 위한 에칭 공정들의 완료 시에, 마스크 층(140)은 예를 들어, 선택적인 에칭 기법들을 사용함으로써 제거될 수 있고, 이는 도 8에 예시된 마이크로 LED 어레이를 제공한다. 예시된 바와 같이, 마이크로 LED 어레이는 캐리어 기판(201), 캐리어 기판 상의 복수의 위치의 접합 층(210) (측방향으로 분리되거나 분리되지 않을 수 있음), 및 복수의 위치의 접합 층(210) 위에 개별의 복수의 분리된 마이크로 p-n 다이오드들(135, 150)을 포함한다. 복수의 분리된 위치의 금속화 층(120)은 개별의 복수의 분리된 마이크로 p-n 다이오드들(135, 150)과 복수의 위치의 접합 층(210) 사이에 형성된다. 일부 실시예에서, 캐리어 기판은 복수의 측방향으로 분리된 위치들의 접합 층(210)이 위에 형성되어 있는 개별의 복수의 포스트들(202)을 포함하고, 이는 예 8A 내지 8F 및 예 8K 내지 8M에 예시된 바와 같다.

[0053] 일부 실시예에서, 마이크로 p-n 다이오드들(150)(마이크로 p-n 다이오드들(135) 포함)은 상부 표면(152)과 저부 표면(151)을 포함하고, 금속화 층(120)은 상부 표면(121)과 저부 표면을 포함하며, 마이크로 p-n 다이오드

(150)(마이크로 p-n 다이오드(135) 포함)의 저부 표면(151)은 금속화 층(120)의 상부 표면(121)보다 넓다.

[0054] 일부 실시예에서, 복수의 마이크로 p-n 다이오드(135, 150)는 개별의 복수의 필라(202)의 각각의 상부 표면(203)과 대략 동일한 폭을 갖는 저부 표면(151)을 각각 포함한다. 다른 실시예들에서, 복수의 마이크로 p-n 다이오드(135, 150)는 개별의 복수의 필라(202)의 각각의 상부 표면(203)보다 폭이 넓은 저부 표면(151)을 각각 포함한다. 마이크로 p-n 다이오드(135, 150)의 저부 폭과 밑에 있는 필라(202) 상부 표면의 관계는 픽업 공정에 영향을 줄 수 있다. 예를 들어, 접합 층(210)이 픽업 공정 중 고체에서 액체로 상 변화를 나타낸다면, 마이크로 p-n 다이오드(135, 150)는 액체 층 상에서 본질적으로 부유(float)하고 있다. 액체 접합 층(210)의 표면 장력은 필라(202)의 상부 상의 적소에 마이크로 p-n 다이오드(135, 150)를 유지할 수 있다. 특히, 필라(202)의 상부 표면의 예지와 관련된 표면 장력이 마이크로 p-n 다이오드(135, 150)를 필라(202) 상부 표면 폭이 p-n 다이오드(135, 150) 저부 폭보다 작거나 그와 대략 동일한 장소에 유지시키는 데 추가로 도움을 줄 수 있다.

[0055] 일부 실시예에서, 복수의 마이크로 p-n 다이오드(135, 150)는 패턴화되지 않은 접합 층(210) 위에 위치된다. 예를 들어, 예 6I 및 예 7b의 N에 예시된 바와 같이, 접합 층(210)은 캐리어 기판 상의 균일한 층일 수 있고, 대응하는 복수의 위치의 접합 층(210)은 서로 측방향으로 분리되지 않는다. 다른 실시예들에서, 복수의 마이크로 p-n 다이오드들(135, 150)은 패턴화된 접합 층(210) 위에 위치된다. 예를 들어, 예 8A 내지 8M 및 예 80에 예시된 바와 같이, 패턴화된 접합 층은 복수의 측방향으로 분리된 위치들의 접합 층(210)을 포함할 수 있다. 일 실시예에서, 복수의 마이크로 p-n 다이오드(135, 150)는 복수의 측방향으로 분리된 위치들의 접합 층(210)에 대하여 대응하는 상부 표면(211)과 대략 동일하거나 그보다 큰 폭을 갖는 저부 표면(151)을 각각 포함한다.

[0056] 전술된 바와 같이, 접합 층은 픽업 공정 중 마이크로 LED 구조체를 이송 헤드와 접촉시키는 것과 관련된 압축력을 흡수할 수 있다. 결과적으로, 접합 층은 압축력을 흡수하여 측방향으로 불록해질 수 있다. 각각의 마이크로 LED 구조체가 예를 들어 2 μm의 작은 분리 간격을 갖도록 패턴화되는 경우에, 각각의 마이크로 LED 구조체로부터 측방향으로 돌출하는 접합 층의 양은 픽업 공정 중 인접한 마이크로 LED 구조체를 방해하지 않도록 최소화되어야 한다. 트렌치들(206)이 포스트들(202) 사이에 존재하는 소정 실시예들에서, 트렌치들은 용융된 접합 층이 인접한 마이크로 LED 구조체와 간섭함이 없이 그것 내로 유동할 수 있는 접합 층 저장소로서의 역할을 할 수 있다.

[0057] 일부 실시예에서, 도 8의 마이크로 LED 구조체들 또는 마이크로 LED 구조체들의 어레이(도 6 예 6I, 및 층(140)의 제거 후의 도 7a 예 7b의 D 내지 7b의 I 마이크로 LED 구조체들 포함)는 예를 들어 도 14 내지 도 16에 관하여 더욱 상세하게 설명되는 이송 헤드(300)로 픽업 및 수용 기판으로 이송될 준비가 되어 있다. 다른 실시예들에서, 얇은 컨포멀 유전체 장벽 층은 픽업 및 수용 기판으로의 이송 이전에 마이크로 p-n 다이오드들(135, 150)의 임의의 어레이로 형성될 수 있다. 이제 도 9a 9b를 참조하면, 얇은 컨포멀 유전체 장벽 층(160)은 도 7a 내지 도 7c의 마이크로 p-n 다이오드들(150)의 임의의 어레이 위에 형성될 수 있다. 일 실시예에서, 얇은 컨포멀 유전체 장벽 층(160)은 픽업 공정 중 인접한 마이크로 p-n 다이오드들(150) 사이의 전하 아킹(charge arcing)을 방지하여, 픽업 공정 중 인접 마이크로 p-n 다이오드(150)가 함께 달라붙지 않도록 방지할 수 있다. 얇은 컨포멀 유전체 장벽 층(160)은 또한 마이크로 p-n 다이오드들(150)의 측벽들(153), 양자 우물 층(116) 및 저부 표면(151)을 마이크로 p-n 다이오드(150)의 완전성에 영향을 미칠 수 있는 오염으로부터 보호할 수 있다. 예를 들어, 얇은 컨포멀 유전체 장벽 층(160)은 마이크로 p-n 다이오드들(150)의 측벽들 및 양자 층(116) 위로의 접합 층 재료(210)의 위킹(wicking)을 막는 물리적 장벽으로서 기능할 수 있고, 이는 다음의 설명에서 도 11a 내지 도 11c에 관하여 더욱 상세하게 설명하는 바와 같다. 얇은 컨포멀 유전체 장벽 층(160)은 또한 마이크로 p-n 다이오드(150)를 일단 수용 기판 상에 배치되면 절연시킬 수 있다. 일 실시예에서, 얇은 컨포멀 유전체 장벽 층(160)은 대략 50 내지 600 옹스트롬 두께의 산화 알루미늄( $Al_2O_3$ )이다. 컨포멀 유전체 장벽 층(160)은 원자 층 증착(ALD)을 들 수 있으나 이에 한정되지 않는 다양한 적합한 기법들에 의해 부착될 수 있다.

[0058] 얇은 컨포멀 유전체 층 및 접촉 개구들은 마스크 층 리프트 오프 기법을 사용하여 형성될 수 있다. 도 9a 및 도 9b를 참조하면, 마이크로 p-n 다이오드(150)를 패턴화하기 위한 도 7a에 예시된 마스크 층(140)은 또한 얇은 컨포멀 유전체 장벽 층(160) 및 접촉 개구(162)를 형성하기 위해 리프트 오프 기법에서 사용될 수 있다. 얇은 컨포멀 장벽 층(160)은 도 7a, 도 7b 또는 도 7c의 마이크로 p-n 다이오드들(150)의 임의의 어레이 위에 형성될 수 있고, 마스크 층(140)의 노출된 표면들, 및 p-n 다이오드(150)의 측벽들(153)과 저부 표면(151)에 컨포멀하며 그를 가로질러 걸쳐 이어진다. 컨포멀 유전체 장벽 층(160)은 또한 금속화 층(120), 접합 층(210), 및 존재한다면 캐리어 기판과 포스트들(202)의 노출된 표면을 가로질러 걸쳐 이어질 수 있다. 이어서, 마스크 층(140)이 제거되고, 그 위에 형성된 얇은 컨포멀 유전체 층(160)의 일부분을 리프트 오프함으로써 접촉 개구들(16

2)을 포함하는 도 9b에 예시된 구조체를 제공한다. 도 9b에 예시된 특정 실시예에서, 컨포멀 유전체 장벽 층(160)은 마이크로 p-n 다이오드들(150)의 상부 표면(152) 상에 형성되지 않는다.

[0059] 도 10a 내지 도 10c를 참조하면, 얇은 컨포멀 유전체 층은 도 8의 마이크로 p-n 다이오드들(135, 150)의 어레이 (도 6 예 6I 및 층(140)의 제거 후의 도 7a 예들 7b의 D 내지 7b의 I의 마이크로 LED 구조체들 포함) 위에 형성된 후에, 패터닝되어 접촉 개구(162)를 형성할 수 있다. 도 9a에 예시된 바와 같이, 얇은 컨포멀 유전체 장벽 층(160)은 마이크로 p-n 다이오드들(150)의 임의의 어레이 위에 형성될 수 있고, p-n 다이오드들(150)의 노출된 상부 표면 및 측벽들에 컨포멀하고 그들을 가로질러 걸쳐 이어진다. 유전체 장벽 층(160)은 또한 p-n 다이오드들(135, 150)의 노출된 저부 표면(151) 및 금속화 층(120), 집합 층(210), 및 존재한다면 캐리어 기관(201)과 포스트들(202)의 표면을 가로질러 걸쳐 이어질 수 있다. 이어서, 블랭킷 포토레지스트 층은 p-n 다이오드 어레이 및 캐리어 기관(201) 위에 형성될 수 있고, 다음에 각각의 마이크로 p-n 다이오드(135, 150)에 걸쳐 개구들을 형성하도록 패터닝될 수 있다. 이어서, 얇은 컨포멀 유전체 장벽 층(160)은 각각의 마이크로 p-n 다이오드(135, 150)의 상부 표면 상에 접촉 개구들(162)을 형성하기 위해 예칭될 수 있다. 패터닝된 포토레지스트의 제거 후의 접촉 개구들(162)이 도 10b 및 10c에 예시된다. 도 10b에 예시된 바와 같이, 접촉 개구들(162)은 마이크로 p-n 다이오드들(135, 150)의 상부 표면보다 약간 작은 폭을 가질 수 있다. 폭의 차이는 포토레지스트의 패터닝 시에 정렬 허용 오차를 위한 조절의 결과일 수 있다. 결과로서, 컨포멀 유전체 장벽 층(160)은 마이크로 p-n 다이오드들(135, 150)의 상부 표면 및 측벽들 주위에 립(lip)을 형성할 수 있다. 도 10c에 예시된 바와 같이, 접촉 개구들(162)은 마이크로 p-n 다이오드들(135, 150)의 상부 표면보다 약간 큰 폭을 가질 수 있다. 도 10c에 예시된 실시예에서, 접촉 개구들(162)은 마이크로 p-n 다이오드들(150)의 상부 표면 및 마이크로 p-n 다이오드들(150)의 측벽들의 상부 부분을 노출시키지만, 유전체 장벽 층(160)은 양자 우물 층들(116)을 덮어 절연한다.

[0060] 이제 도 11a 내지 도 11c를 참조하면, 본 발명의 일부 실시예에 따라, 일정량의 집합 층(210)이 도 3에 예시된 집합 작업 중 금속화 층(120)의 측면을 따라 그리고 p-n 다이오드 층(110)의 저부 표면(151)을 따라 위로 위킹되는 것이 가능하다. 도 10b를 참조하면, 마이크로 p-n 다이오드들(150)을 형성한 후에, 위로 위킹된 집합 층(210)의 양은 후속 처리 중 마이크로 p-n 다이오드(150)의 측벽들(153)을 따라 잠재적으로 계속 이동(migration)할 수 있는 것이 가능하다. 양자 우물 층(116) 쪽으로의 이동이 계속된다면, 마이크로 p-n 다이오드(150)의 동작을 방해할 수도 있다. 이제 도 10c를 참조하면, 본 발명의 실시예들에 따라, 컨포멀 유전체 장벽 층(160)은 후속 온도 사이클들(특히 집합 층 재료(210)의 액상선 또는 용융 온도를 초과하는 온도에서) 동안, 예컨대 캐리어 기관으로부터 마이크로 소자를 픽업하고 수용 기관 상에 마이크로 소자를 릴리즈 동안, 집합 층 재료(210)에 의한 오염으로부터 마이크로 p-n 다이오드(150)의 측벽들(153) 및 양자 우물 층(116)을 보호하기 위해 물리적 장벽로서 기능할 수 있다. 도 11a 내지 도 11c는 마이크로 p-n 다이오드들(150)을 참조하여 예시되고 설명되었지만, 일정량의 집합 층(210)은 도 3에 예시된 집합 작업 중 마이크로 p-n 다이오드들(135)을 형성하는 데 사용된 마이크로 메사들(130)의 측벽들을 따라 위로 위킹되고 자신의 이동을 계속하는 것이 가능하다는 것으로 또한 고려된다. 컨포멀 유전체 장벽 층(160)은 집합 층 재료(210)에 의한 오염으로부터 마이크로 p-n 다이오드들(135)의 측벽들 및 양자 우물 층(116)을 보호하기 위해 물리적 장벽로서 유사하게 기능할 수 있다.

[0061] 도 12a 및 도 12b는 본 발명의 일 실시예에 따른 캐리어 기관(201) 및 마이크로 LED 구조체의 어레이의 평면도 및 측단면도를 포함한다. 예시된 특정 실시예들에서, 어레이들은 마이크로 p-n 다이오드(150)를 포함하는 예 10b의 N의 마이크로 LED 구조체들로 형성된다. 그러나, 도 12a 및 도 12b는 예시인 것으로 의도되고, 마이크로 LED 구조체들의 어레이는 전술된 임의의 마이크로 LED 구조체들로 형성될 수 있는 것으로 이해되어야 한다. 도 12a에 예시된 실시예에서, 각각의 개별 마이크로 p-n 다이오드(150)는 마이크로 p-n 다이오드(150)의 상부 및 저부 표면의 상이한 폭에 대응하는 상이한 직경 또는 폭과, 상부 및 저부 표면 사이에 걸쳐 이어지는 대응하는 테이퍼형 측벽들을 갖는 한 쌍의 동심원으로서 예시된다. 도 12b에 예시된 실시예에서, 각각의 개별 마이크로 p-n 다이오드(150)는 테이퍼형 또는 둥근 코너를 갖는 한 쌍의 동심 정사각형으로 예시되며, 이때 각각의 정사각형은 마이크로 p-n 다이오드(150)의 상부 및 저부 표면의 상이한 폭에 대응하는 상이한 폭과, 상부 및 저부 표면으로부터 이어지는 대응하는 테이퍼형 측벽들을 갖는다. 그러나, 본 발명의 실시예들은 테이퍼형 측벽들을 필요로 하지 않고, 마이크로 p-n 다이오드(150)의 상부 및 저부 표면은 동일한 직경 또는 폭과 수직 측벽들을 구비할 수 있다. 도 12a 및 도 12b에 예시된 바와 같이, 마이크로 LED 구조체들의 어레이는 피치(P), 각각의 마이크로 LED 구조체 사이의 간격(S) 및 각각의 마이크로 LED 구조체의 최대 폭(W)을 갖는 것으로 묘사된다. 명확함과 간결함을 위해, x-치수만이 평면도에 점선으로 예시되지만, 유사한 y-치수가 존재할 수 있고, 동일하거나 상이한 치수 값을 가질 수 있는 것이 이해되어야 한다. 도 12a 및 도 12b에 예시된 특정 실시예들에서,

x-치수 값과 y-치수 값은 평면도에서 동일하다. 일 실시예에서, 마이크로 LED 구조체의 어레이는 10  $\mu\text{m}$ 의 피치(P)를 가질 수 있으며, 이때 각각의 마이크로 LED 구조체는 2  $\mu\text{m}$ 의 간격(S)과 8  $\mu\text{m}$ 의 최대 폭(W)을 갖는다. 다른 실시예에서, 마이크로 LED 구조체의 어레이는 5  $\mu\text{m}$ 의 피치(P)를 가질 수 있으며, 이때 각각의 마이크로 LED 구조체는 2  $\mu\text{m}$ 의 간격(S)과 3  $\mu\text{m}$ 의 최대 폭(W)을 갖는다. 그러나, 본 발명의 실시예들은 이러한 특정 치수로 한정되지 않고, 임의의 적절한 치수가 사용될 수 있다.

[0062] 마이크로 LED 구조체를 수용 기판으로 이송하는 방법의 일 실시예가 도 13에 기술된다. 이러한 일 실시예에서, 마이크로 LED 구조체의 어레이가 상부에 배치된 캐리어 기판이 제공된다. 전술된 바와 같이, 각각의 마이크로 LED 구조체는 마이크로 p-n 다이오드 및 금속화 층을 포함할 수 있고, 이때 금속화 층은 캐리어 기판 상의 접합 층과 마이크로 p-n 다이오드 사이에 있다. 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드의 측벽들에 선택적으로 걸쳐 이어질 수 있다. 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드의 저부 표면의 일부분, 금속화 층의 측벽들, 및 존재한다면 접합 층에 추가로 걸쳐 이어질 수 있다. 이어서, 작업(1310)에서, 상변화는 마이크로 LED 구조체들 중 적어도 하나에 대한 접합 층에 일어난다. 예를 들어, 상 변화는 접합 층을 형성하는 재료의 용융 온도 또는 액상선 온도 위로 접합 층을 가열하는 것 또는 접합 층을 형성하는 재료의 결정 상을 변경하는 것에 관련될 수 있다. 이어서, 마이크로 p-n 다이오드 및 금속화 층, 선택적으로 마이크로 LED 구조체들 중 적어도 하나에 대한 컨포멀 유전체 장벽 층의 일부분, 및 선택적으로 접합 층(210)의 일부분이 작업(1320)에서 이송 헤드에 의해 픽업된 다음에 작업(1330)에서 수용 기판 상에 배치될 수 있다.

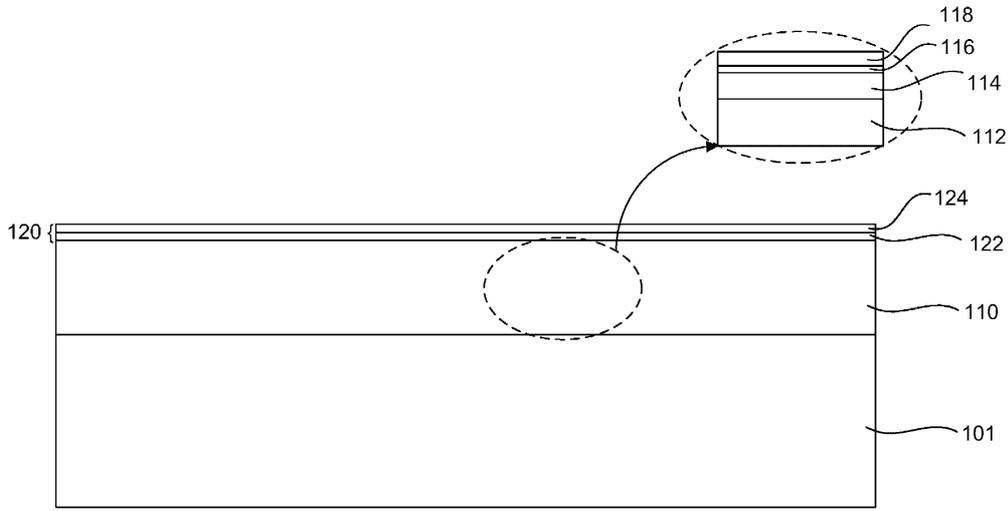
[0063] 일 실시예에 따른 작업(1320)의 개략도는, 이송 헤드(300)가 마이크로 p-n 다이오드, 금속화 층, 마이크로 LED 구조체들 중 적어도 하나에 대한 컨포멀 유전체 장벽 층의 일부분, 및 접합 층(210)의 일부분을 픽업하는 도 14에 제공된다. 예시된 특정 실시예에서, 컨포멀 유전체 장벽 층이 형성되었지만, 다른 실시예들에서 컨포멀 유전체 장벽 층이 존재하지 않을 수 있다. 일부 실시예에서, 대략 반과 같은 접합 층(210)의 일부분은 마이크로 LED 구조체와 함께 리프트 오프될 수 있다. 마이크로 p-n 다이오드(150)를 포함하는 특정 마이크로 LED 구조체가 예시되지만, 본 명세서에 설명된 임의의 마이크로 p-n 다이오드들(150)을 포함하는 임의의 마이크로 LED 구조체가 픽업될 수 있는 것으로 이해되어야 한다. 또한, 도 14에 예시된 실시예는 단일 마이크로 LED 구조체를 픽업하는 이송 헤드(300)를 도시하지만, 이송 헤드(300)는 다른 실시예들에서 한 군의 마이크로 LED 구조체를 픽업할 수 있다.

[0064] 여전히 도 14를 참조하면, 예시된 특정 실시예에서, 마이크로 p-n 다이오드(150)의 저부 표면은 금속화 층(120)의 상부 표면보다 넓고, 컨포멀 유전체 장벽 층(160)은 마이크로 p-n 다이오드(150)의 측벽들, 마이크로 p-n 다이오드(150)의 저부 표면의 일부분 및 금속화 층(120)의 측벽들에 걸쳐 이어진다. 이는 또한 마이크로 p-n 다이오드들(135)에 적용될 수 있다. 일 양태에서, 마이크로 p-n 다이오드(135, 150) 아래를 둘러싸는 컨포멀 유전체 장벽 층(160)의 일부분은, 마이크로 p-n 다이오드(150)의 측벽들 상의 컨포멀 유전체 장벽 층(160)이 이송 헤드(300)에 의한 픽업 작업 중 쪼개지거나 파단되는 것으로부터 보호한다. 금속화 층(120) 또는 접합 층(210)에 인접하여, 특히 예각을 갖는 코너들과 위치들에서 컨포멀 유전체 장벽 층(160) 내에 응력점(Stress point)들이 생성될 수 있다. 마이크로 LED 구조체를 이송 헤드(300)와 접촉시키고/접촉시키거나 접합 층에 상 변화를 일으킬 때, 이들 응력점은 컨포멀 유전체 층이 클리빙될 수 있는 컨포멀 유전체 장벽 층(160) 내의 통상의 파단점이 된다. 일 실시예에서, 컨포멀 유전체 장벽 층(160)은 마이크로 p-n 다이오드 및 금속화 층을 픽업하기 이전에 또는 픽업하는 동안일 수 있는, 마이크로 LED 구조체를 이송 헤드와 접촉시키고/시키거나 접합 층에 상 변화를 일으킨 후에 자연적인 파단점에서 클리빙된다. 전술된 바와 같이, 액체 상태에서, 접합 층은 마이크로 LED 구조체를 이송 헤드와 접촉시키는 것과 관련된 압축력에 응하여 밀에 있는 구조체 위에서 평활해질 수 있다. 일 실시예에서, 마이크로 LED 구조체를 이송 헤드와 접촉시킨 후, 이송 헤드는 접합 층에 상 변화를 일으키기 전에 마이크로 LED 구조체의 상부 표면에 걸쳐서 문질러진다(rubbed). 문지름(rubbing)은 이송 헤드 또는 마이크로 LED 구조체의 접촉 표면 상에 존재할 수 있는 임의의 입자를 제거할 수 있다. 문지름은 또한 압력을 컨포멀 유전체 장벽 층에 전달할 수 있다. 따라서, 이송 헤드(300)로부터 컨포멀 유전체 장벽 층(160)에 압력을 전달하는 것과 접합 층의 액상선 온도 위로 접합 층을 가열하는 것 둘 모두가 마이크로 p-n 다이오드(135, 150) 아래의 위치에서 컨포멀 유전체 장벽 층(160)을 클리빙하는 데 기여할 수 있고, 마이크로 LED 구조체 및 양자 우물 층의 완전성을 보존할 수 있다. 일 실시예에서, 마이크로 p-n 다이오드(135, 150)의 저부 표면은, 마이크로 p-n 다이오드(135, 150)의 저부 표면 상에 형성되고 파단점을 생성하도록 컨포멀 유전체 장벽 층(160)을 위한 공간이 있을 정도로 금속화 층(120)의 상부 표면보다 넓지만, 이 거리는 또한 리소그래픽 허용 오차에 의해 결정될 수 있다. 일 실시예에서, 마이크로 p-n 다이오드(135, 150)의 양측에서 0.25  $\mu\text{m}$  내지 1  $\mu\text{m}$  거리가 50 옴스트롬 내지 600 옴스트롬 두께의 컨포멀 유전체 장벽 층(160)에 적합하다.

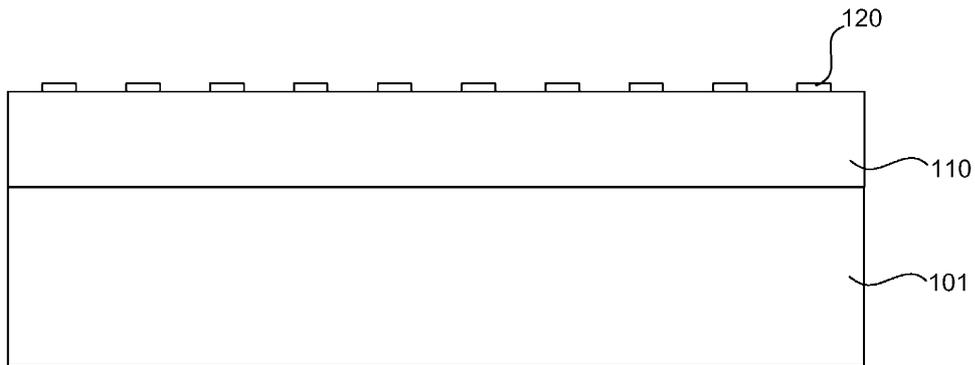
- [0065] 다양한 적합한 이송 헤드들이 본 발명의 실시예들에 따른 픽업 및 배치 작업(1320, 1330)을 돕기 위해 사용될 수 있다. 예를 들어, 이송 헤드(300)는 마이크로 LED 구조체를 픽업하기 위하여 진공, 자기, 접촉, 또는 정전기 원리에 따라 마이크로 LED 구조체에 픽업 압력을 가할 수 있다.
- [0066] 도 15는 본 발명의 일 실시예에 따른 마이크로 LED 구조체를 픽업하기 위하여 정전기 원리에 따라 동작하는 바이폴라 마이크로 소자 이송 헤드의 측면도이다. 예시된 바와 같이, 마이크로 소자 이송 헤드(300)는 베이스 기판(302), 상부 표면(308)과 측벽들(306)을 포함하는 메사 구조체(304), 메사 구조체(304) 위에 형성되고 상부 표면(309) 및 측벽들(307)을 포함하는 선택적인 패시베이션 층(passivation layer)(310), 메사 구조체(304)(그리고 선택적인 패시베이션 층(310)) 위에 형성되는 한 쌍의 전극(316A, 316B), 전극들(316A, 316B)을 덮는 상부 표면(321)을 갖춘 유전체 층(320)을 포함할 수 있다. 베이스 기판(302)은 구조적 지지를 제공할 수 있는 실리콘, 세라믹 및 중합체와 같은 다양한 재료로 형성될 수 있다. 일 실시예에서, 베이스 기판은  $10^3$  내지  $10^{18}$  ohm-cm의 전도율을 갖는다. 베이스 기판(302)은 또한 마이크로 소자 이송 헤드(300)를 정전기 그리퍼(gripper) 조립체의 작동 전자 장치에 연결하기 위해 배선(미도시)을 포함할 수 있다.
- [0067] 도 16은 복수의 마이크로 LED 구조체가 본 발명의 실시예에 따라 배치되는 수용 기판(400)의 예시이다. 예를 들어, 수용 기판은, 디스플레이 기판, 조명 기판, 트랜지스터와 같은 기능 소자를 갖춘 기판, 또는 금속 재배선을 갖춘 기판일 수 있지만, 이에 한정되지 않는다. 예시된 특정 실시예에서, 각각의 마이크로 LED 구조체는 드라이버 콘택(410)에 걸쳐 배치될 수 있다. 이어서, 공통 콘택 라인(420)이 일련의 마이크로 p-n 다이오드들(135, 150) 위에 형성될 수 있다. 도시된 바와 같이, 마이크로 p-n 다이오드들(135, 150)의 테이퍼형 측벽들은 연속적인 콘택 라인의 형성을 용이하게 하는 토포그래피를 제공할 수 있다. 일 실시예에서, 공통 콘택 라인(420)은 일련의 적색-방출, 녹색-방출 또는 청색-방출 마이크로 LED 위에 형성될 수 있다. 소정 실시예들에서, 공통 콘택 라인(420)은 인듐 주석 산화물(ITO)과 같은 투명한 콘택 재료로 형성될 것이다. 일 실시예에서, 복수의 마이크로 LED는 적색-방출 마이크로 LED, 녹색-방출 마이크로 LED 및 청색-방출 마이크로 LED를 포함하는 3개의 픽셀 군으로 정렬될 수 있다.
- [0068] 여전히 도 16을 참조하면, p-n 다이오드(135, 150)의 클로즈업한 도면이 본 발명의 실시예에 따라 제공된다. 일 실시예에서, p-n 다이오드(135, 150)는 대략  $0.1 \mu\text{m}$  내지  $3 \mu\text{m}$ 의 두께를 갖는 상부 n-도핑된 층(114), 대략  $0.3 \mu\text{m}$  미만의 두께를 갖는 양자 우물 층(116)(SQW 또는 MQW일 수 있음), 및 대략  $0.1 \mu\text{m}$  내지  $1 \mu\text{m}$  미만의 두께를 갖는 하부 p-도핑된 층(118)을 포함할 수 있다. 일 실시예에서, 상부 n-도핑된 층(114)은  $0.1 \mu\text{m}$  내지  $6 \mu\text{m}$  두께일 수 있다(전술된 벌크 층(112)을 포함하거나 대체할 수 있음). 특정 실시예에서, p-n 다이오드들(135, 150)은 두께가  $3 \mu\text{m}$  미만이고 폭이  $10 \mu\text{m}$  미만일 수 있다.
- [0069] 본 발명의 다양한 양태를 활용함에 있어, 픽업 및 수용 기판으로 이송될 준비가 되어 있는 마이크로 LED 구조체의 어레이를 형성하기 위해 위의 실시예의 조합 또는 변형이 가능한 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명백해질 것이다. 본 발명이 구조적 특징 및/또는 방법론적 동작에 특정한 표현으로 기술되었지만, 첨부된 특허청구범위에 정의된 발명이 반드시 기술된 특정 특징 또는 동작으로 한정되지 않는 것이 이해되어야 한다. 대신에, 개시된 특정 특징 및 동작은 본 발명을 예시하는 데 유용한 청구된 발명의 특히 세련된 구현으로 이해되어야 한다.

도면

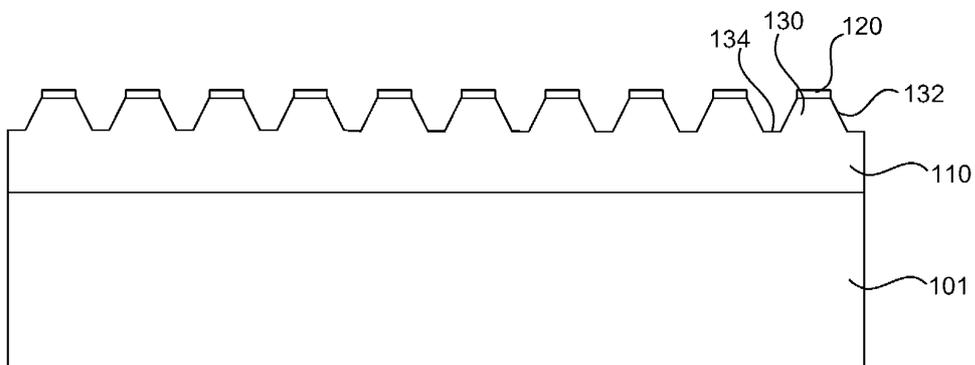
도면1a



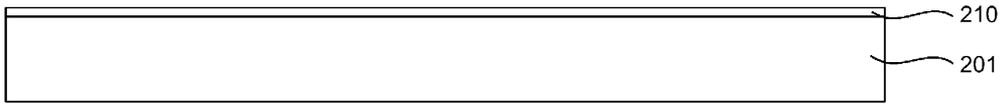
도면1b



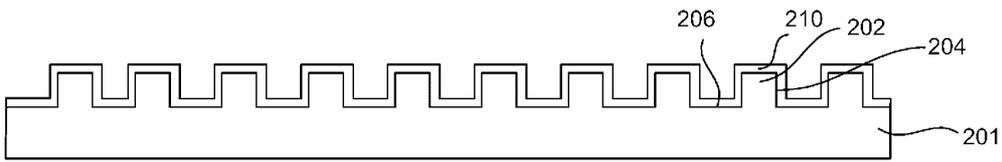
도면1c



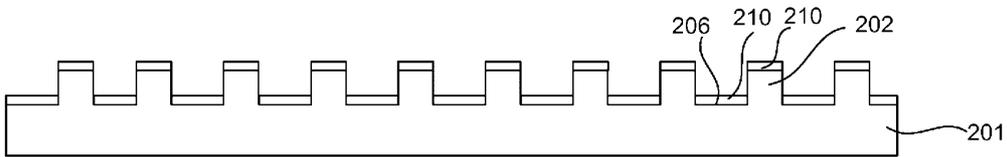
도면2a



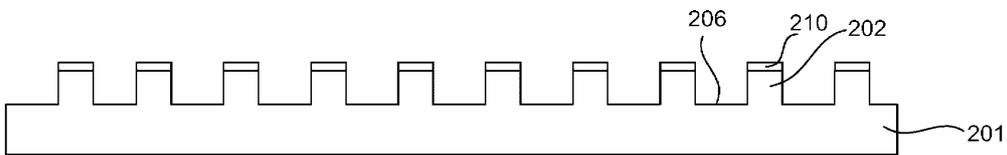
도면2b



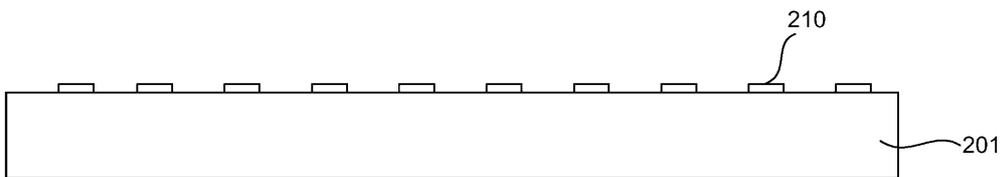
도면2c



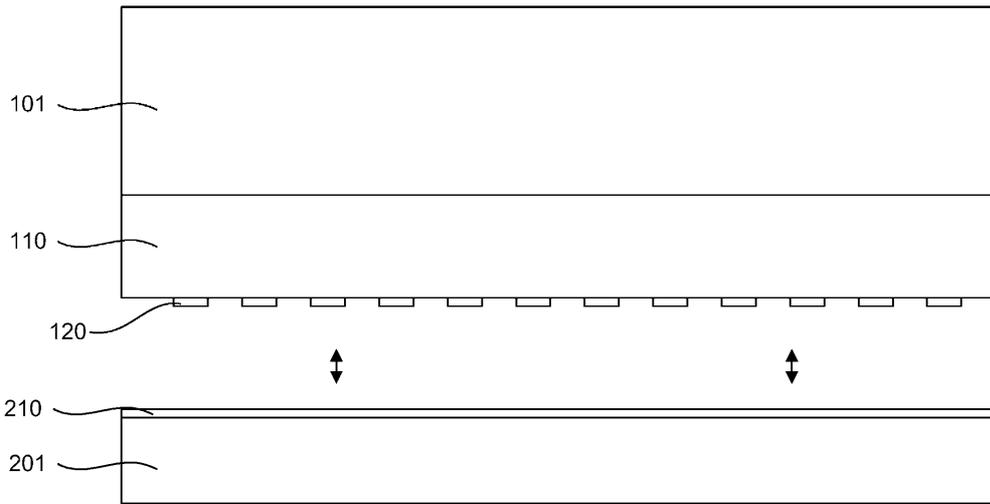
도면2d



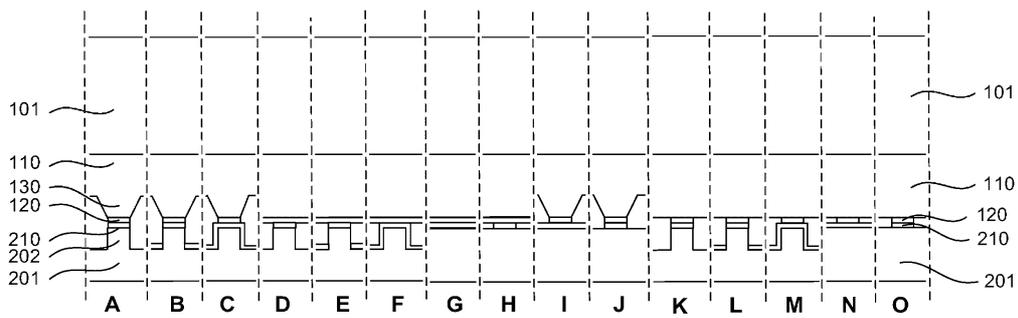
도면2e



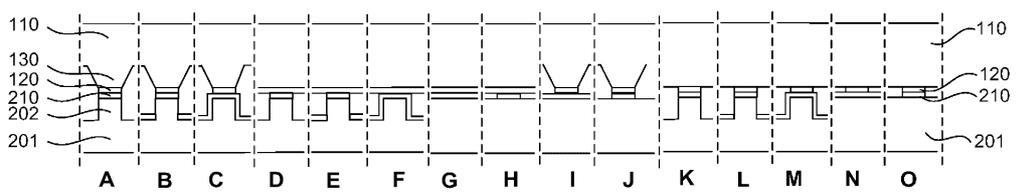
도면3



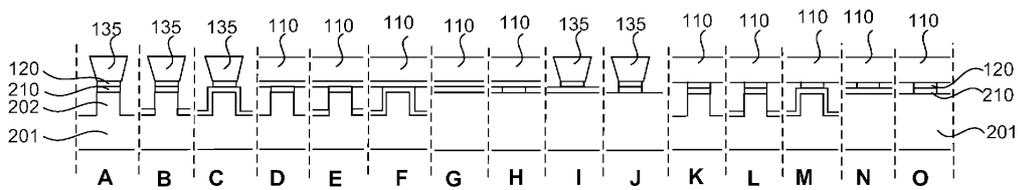
도면4



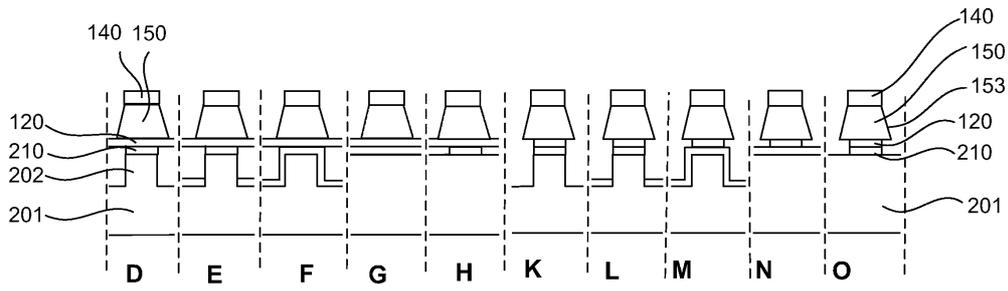
도면5



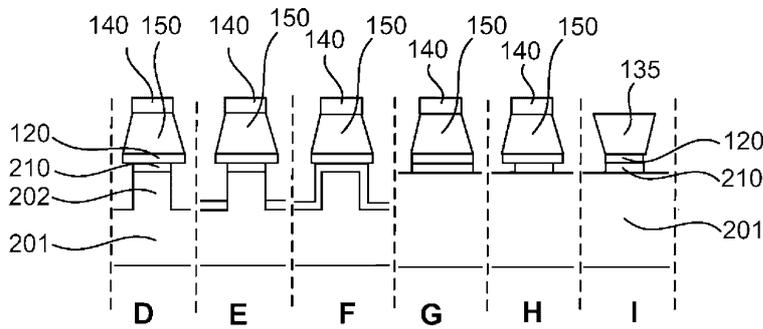
도면6



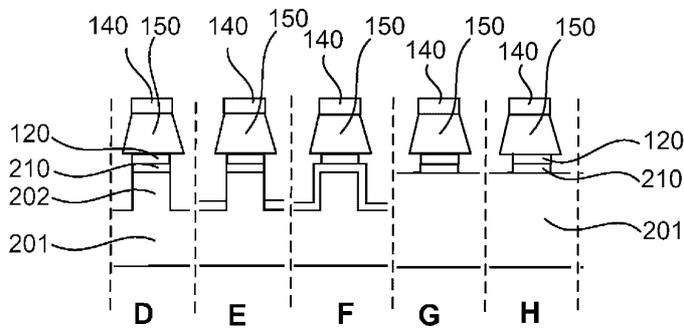
도면7a



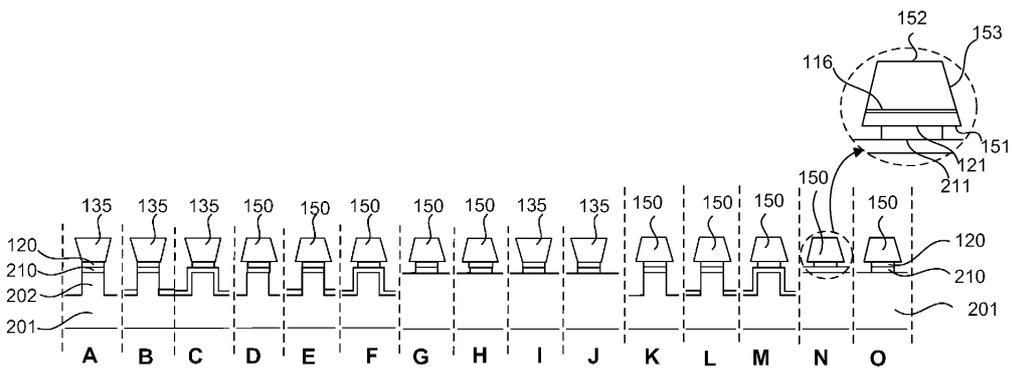
도면7b



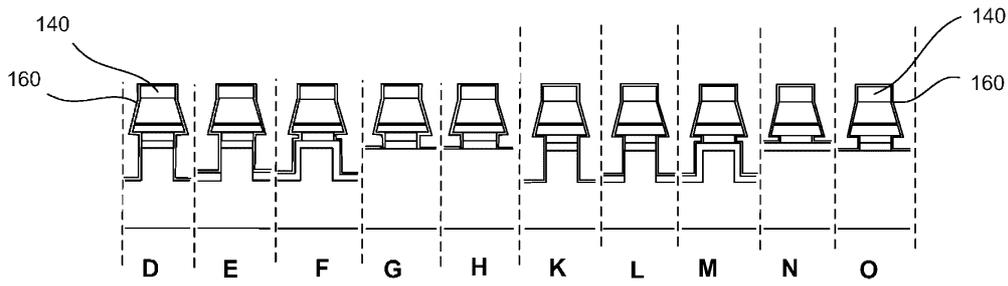
도면7c



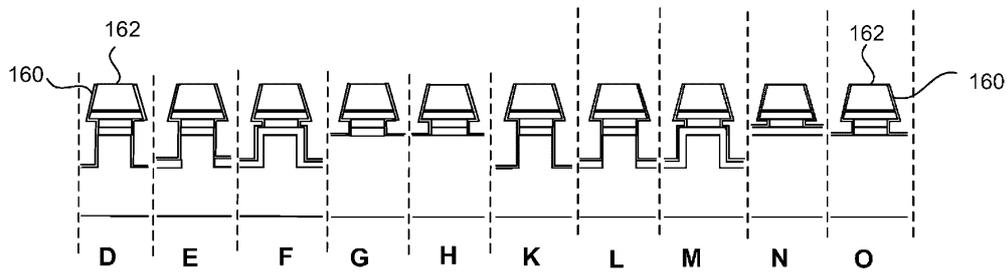
도면8



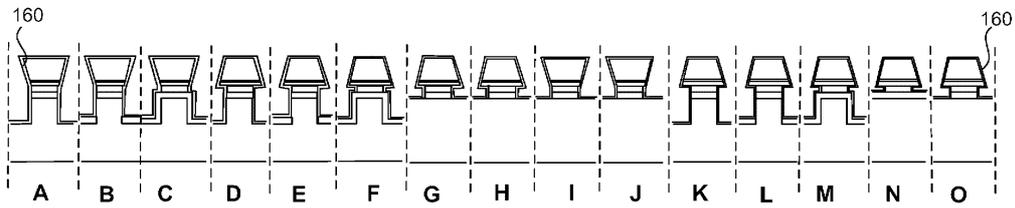
도면9a



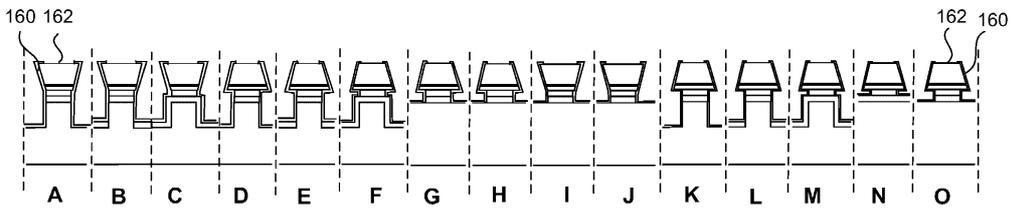
도면9b



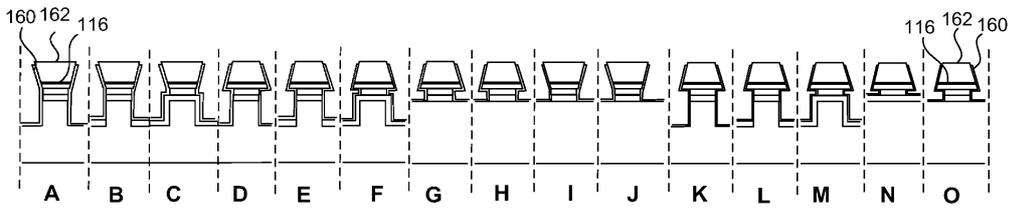
도면10a



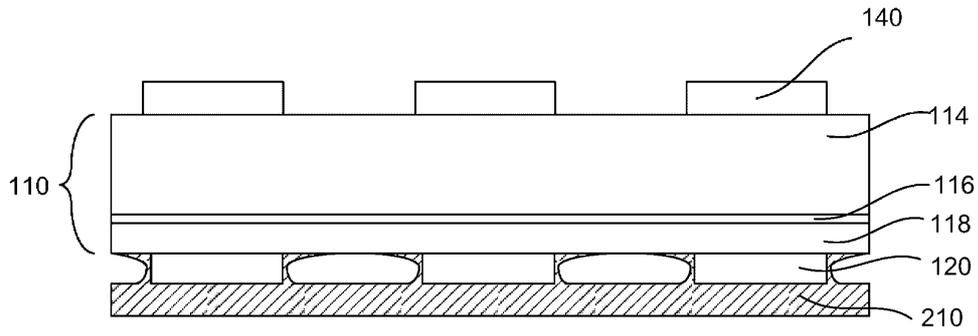
도면10b



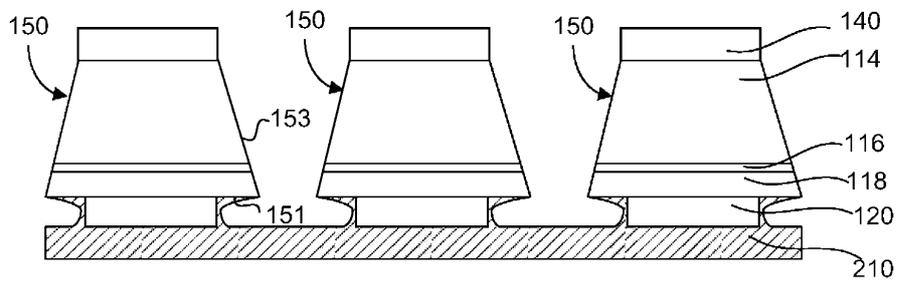
도면10c



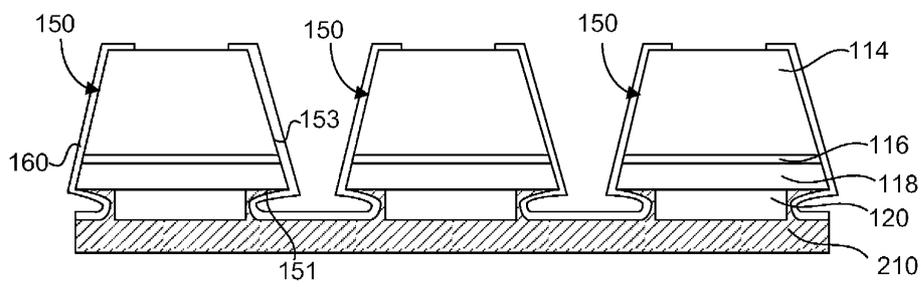
도면11a



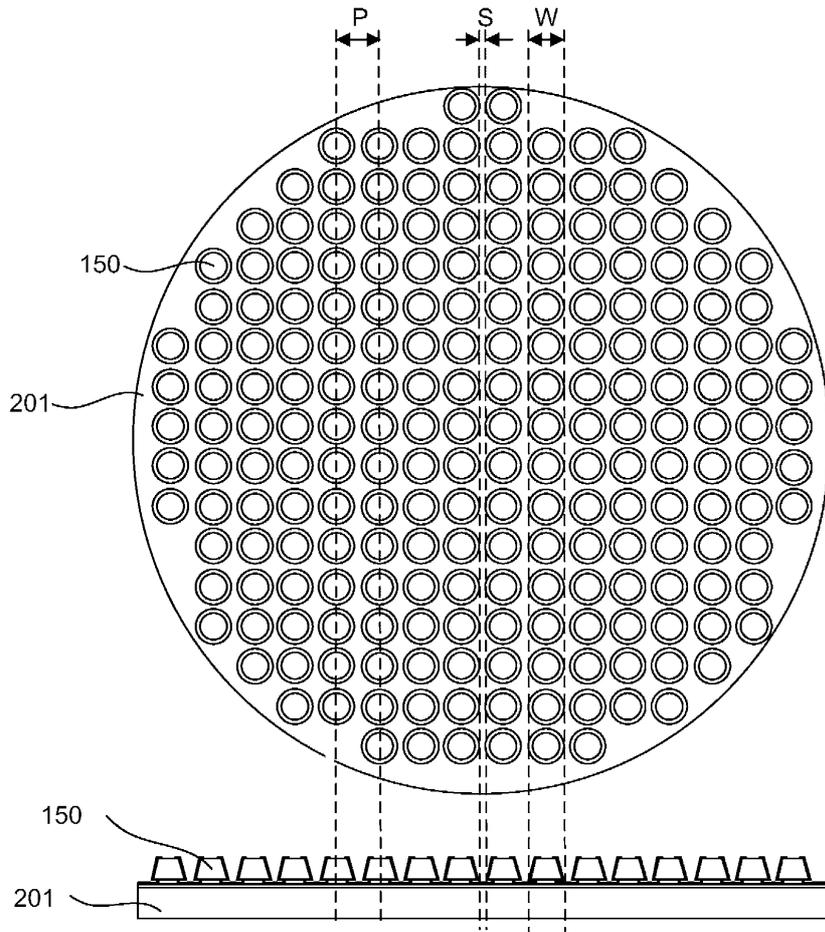
도면11b



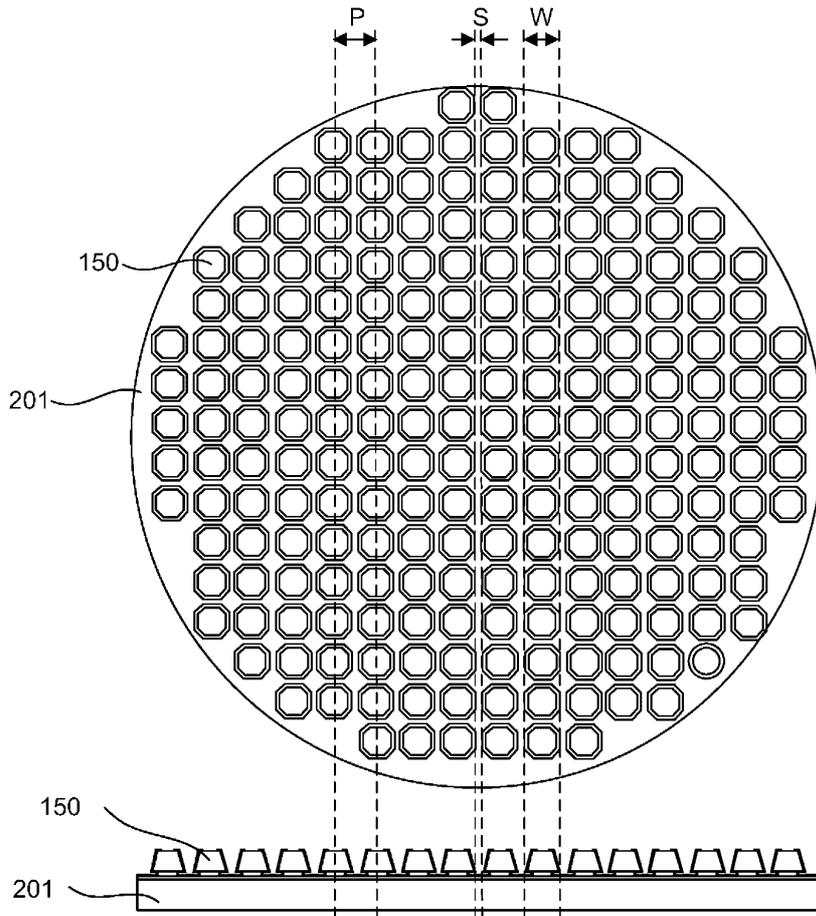
도면11c



도면12a



도면12b



도면13

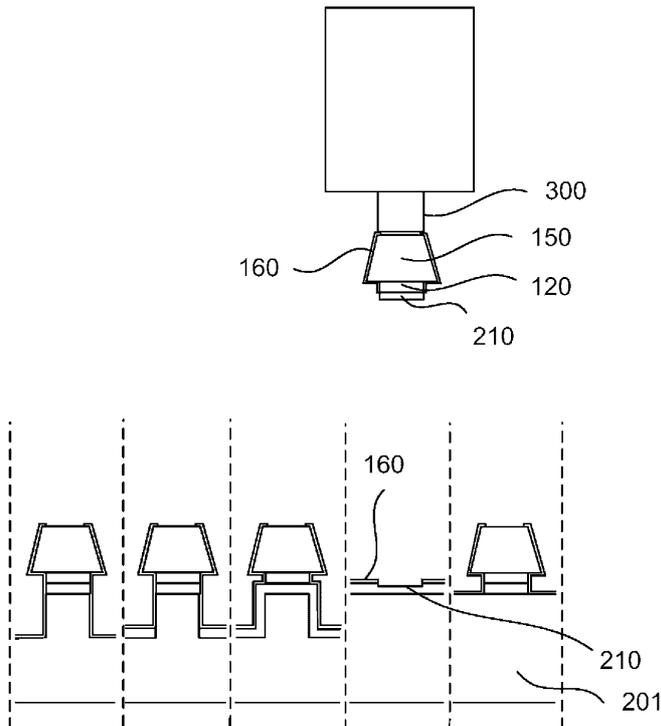
마이크로 LED 구조체들의 어레이가 상부에 배치된 캐리어 기판 위에 이송 헤드를 위치시킴, 이때 각각의 마이크로 LED 구조체는 마이크로 p-n 다이오드 및 금속화 층을 포함하며, 이때 금속화 층은 캐리어 기판 상의 접합 층과 마이크로 p-n 다이오드 사이에 있음. 컨포멀 유전체 장벽 층은 마이크로 p-n 다이오드의 측벽들에 선택적으로 걸쳐 이어질 수 있음 1300

마이크로 LED 구조체들 중 적어도 하나에 대한 접합 층에서 상 변화를 생성하기 위해 작업을 수행함 1310

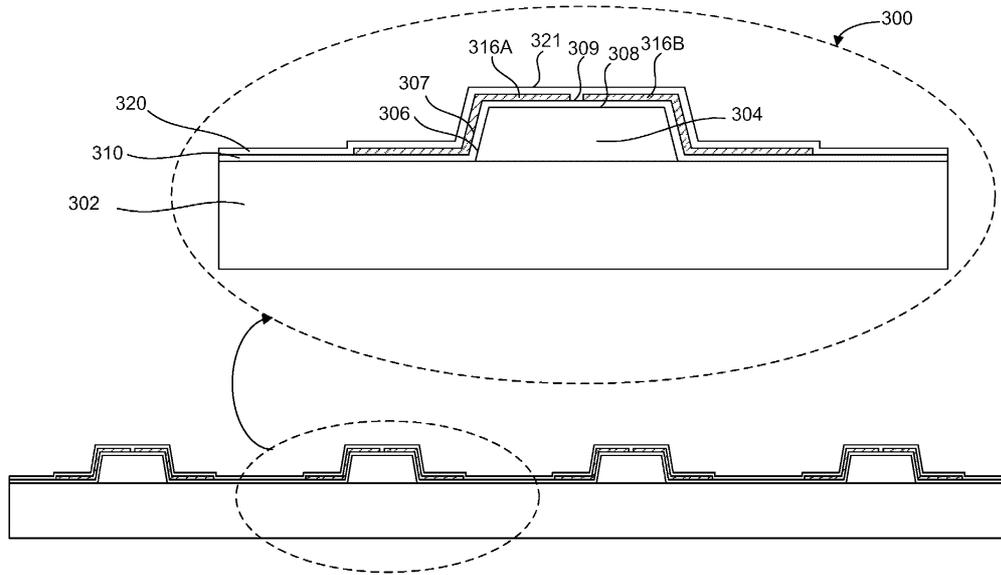
이송 헤드에 의해 마이크로 LED 구조체들 중 적어도 하나에 대한 마이크로 p-n 다이오드, 금속화 층, 및 선택적으로 컨포멀 유전체 장벽 층의 일부분을 찍업함 1320

수용 기판 상에 마이크로 LED 구조체들 중 적어도 하나에 대한 마이크로 p-n 다이오드, 금속화 층 및 선택적으로 컨포멀 유전체 장벽 층의 일부분을 배치함 1330

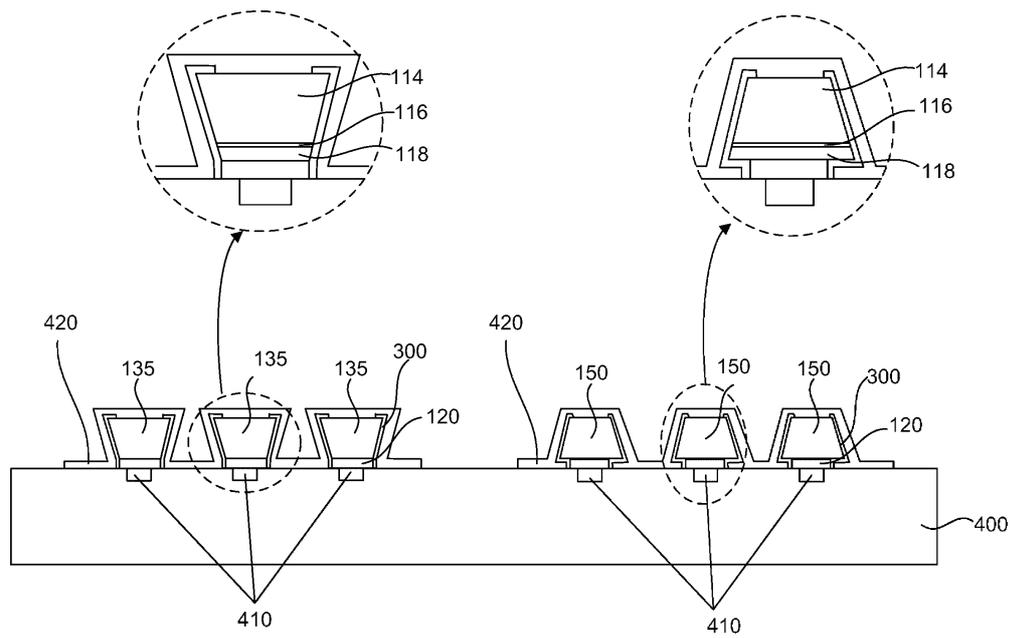
도면14



도면15



도면16



专利名称(译)	标题 : 传输发光二极管的方法		
公开(公告)号	<a href="#">KR1020140108228A</a>	公开(公告)日	2014-09-05
申请号	KR1020147016754	申请日	2012-11-08
[标]申请(专利权)人(译)	苹果公司		
申请(专利权)人(译)	苹果公司		
当前申请(专利权)人(译)	苹果公司		
[标]发明人	BIBL ANDREAS 비블안드레아스 HIGGINSON JOHN A 히긴슨존에이 LAW HUNG FAI STEPHEN 로우훙파이스티븐 HU HSIN HUA 후신후아		
发明人	비블,안드레아스 히긴슨,존에이. 로우,훙 파이스티븐 후,신후아		
IPC分类号	H01L33/00 H05K13/04 H01L21/677		
CPC分类号	H01L33/00 H01L21/677 H01L25/0753 H01L33/0093 H01L33/20 H01L2224/95 F21V7/00 H01L27/15 H01L29/0684 H01L33/04 H01L33/06 H01L33/28 H01L33/30		
代理人(译)	Yangyoungjun Baekmangi		
优先权	13/372222 2012-02-13 US 13/372245 2012-02-13 US 13/372258 2012-02-13 US 61/561706 2011-11-18 US 61/594919 2012-02-03 US		
其他公开文献	KR101596382B1		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

说明用于形成微LED阵列以转移到微发光二极管 ( LED ) 和接收板 ( 接收基板 ) 的方法。微LED结构可以包括微p-n二极管和金属化层。并且金属化层具有微p-n二极管和结层之间。共形介电阻挡层可以通过微p-n二极管的侧壁连接。拾取微LED结构和微LED阵列，并将其转移到验收板。

